

Università Politecnica delle Marche  
Dipartimento di Ingegneria dell'Informazione  
Corso di studi in Ingegneria Elettronica



# **Convertitore Sigma-Delta su Raspberry Pi per inverter multilivello**

**Sigma-Delta converter on Raspberry Pi for multilevel inverter**

Relatore:

Chiar.mo Prof. Simone Orcioni

Tesi di laurea di:

Oleg Genova

Anno Accademico 2019/2020

## Sommario

INDICE DELLE FIGURE.....	3
CAPITOLO I – Sistema di conversione DC-AC e Modulazione Sigma-Delta .....	6
CAPITOLO II – Modulazione Sigma-Delta .....	8
1 Concetti preliminari.....	8
1.1 Sovracampionamento .....	8
1.2 Decimazione.....	9
1.3 Noise Shaping.....	11
2 Teoria sul Convertitore ADC Sigma-Delta.....	13
2.1 Struttura a blocchi.....	13
2.2 Modulatore .....	13
2.2.1 SNR di un PCM modulatore del primo ordine .....	15
2.2.2 SNR del Sigma-Delta e sovracampionamento .....	16
2.2.3 SNR e ordini superiori .....	17
3 Architettura e progettazione del filtro digitale.....	19
3.1 Calcolo dei coefficienti .....	19
CAPITOLO III- Inverter DC-AC a cinque livelli.....	22
1 Principio di funzionamento.....	22
1.1 Inverter .....	22
1.1.1 Full bridge inverter .....	23
1.2 Inverter multilivello.....	24
2 Inverter T-Type.....	25
2.1 Stati ammessi degli interruttori.....	25
2.2 Filtro differenziale sul carico .....	27
Capitolo IV – Implementazione in Simulink® .....	30
1 Modello del Sigma-Delta .....	30
1.1 Vettore di controllo e comunicazione con Raspberry Pi .....	31
1.2 Model referencing .....	32
1.3 Caricamento del modello sulla scheda Raspberry Pi .....	33
2 Modello dell’inverter .....	34
2.1 Interruttori .....	34
2.2 Carico.....	35
2.3 Ricezione e demultiplexing .....	35
Capitolo V – Simulazioni e risultati .....	36
1 Flusso del segnale.....	36
1.1 Effetti della conversione Sigma-Delta .....	36

1.1.1	Effetti del fattore di scaling e della quantizzazione .....	36
1.2	Segnali di controllo sugli interruttori .....	41
1.2.1	Correnti sui transistor .....	42
1.3	Grandezze elettriche sul carico .....	43
2	Altri carichi.....	45
2.1	Motore Asincrono monofase con carico .....	45
3	THD .....	49
3.1	Limiti ammessi.....	49
3.2	THD rilevata (50 Hz) .....	49
CONCLUSIONI.....		51
BIBLIOGRAFIA.....		52

## INDICE DELLE FIGURE

Figura 1 – Schema implementativo generale .....	6
Figura 2 – Schema generale in catena aperta.....	6
Figura 3 – Schema proposto .....	7
Figura 4 - Spettro del segnale campionato alla frequenza di Nyquist.....	8
Figura 5 – Spettro del segnale sovracampionato con fattore $k$ .....	9
Figura 6 – Spettro originale (in alto) e quello sottocampionato (in basso).....	10
Figura 7 – Modello di una rete lineare con retroazione negativa unitaria.....	11
Figura 8 – Noise shaping sul rumore [1].....	12
Figura 9 - Esempio di sistema di elaborazione di un segnale analogico.....	13
Figura 10 - Diagramma a blocchi del Modulatore Sigma-Delta del I ordine per ingressi analogici [3].....	13
Figura 11 – Esempio di ADC Sigma-Delta a 8 bit [4] .....	14
Figura 12 – Modulatore Sigma-Delta di ordine 5 [16] .....	17
Figura 13 – Confronto delle prestazioni di PCM e Sigma-Delta [13] .....	18
Figura 14 - Topologia di un filtro per ADC Sigma-Delta di ordine N [6] .....	19
Figura 15 – Schema generale del sistema elettrico con inverter .....	22
Figura 16 – Full bridge inverter .....	23
Figura 17 – Inverter T-Type con interruttori ideali.....	25
Figura 18 – Filtro differenziale LC.....	27
Figura 19 – Filtro semplificato.....	27
Figura 20 – Filtro LC con picco.....	28
Figura 21 – Filtro differenziale LC con damper .....	28
Figura 22.....	29
Figura 23 – Implementazione del convertitore Sigma-Delta su Simulink® .....	30
Figura 24 – Modello del convertitore con selezionatore del vettore d’uscita e invio su Raspberry Pi .....	31
Figura 25 – Selezionatore del vettore d’uscita e invio su Raspberry Pi .....	32
Figura 26 – Blocco ricevitore da Raspberry Pi.....	32
Figura 27 – Schema con model referencing del Sigma-Delta .....	32
Figura 28.....	33

Figura 29 – Modello con MOSFET di potenza .....	34
Figura 30 – Parametri dei MOSFET .....	34
Figura 31 – Modello di conversione del vettore ricevuto in segnali di switching .....	35
Figura 32 – Uscita instabile del Sigma-Delta per $k=6.7$ .....	36
Figura 33 – Uscita del segnale instabile dopo la quantizzazione .....	37
Figura 34 – Andamento della tensione a seguito della instabilità .....	37
Figura 35 – Uscita da Sigma-Delta con $k=6.8$ .....	37
Figura 36 .....	38
Figura 37 – Tensione sul carico con $k=6.8$ .....	38
Figura 38 – Dettaglio sul ripple della tensione sul carico con $k=6.8$ .....	39
Figura 39 – Uscita dal Convertitore con $k=7.1$ .....	39
Figura 40 – Uscita dal quantizzatore con $k=7.1$ .....	40
Figura 41 - Tensione sul carico con vari $k$ , dettaglio sui picchi .....	40
Figura 42 – Segnali di controllo sugli interruttori .....	41
Figura 43 – Commutazioni dei transistor .....	42
Figura 44 – Dettaglio sulle correnti dei transistor .....	42
Figura 45 .....	43
Figura 46 – Ripple di tensione sul carico .....	44
Figura 47 – Motore Asincrono Monofase .....	45
Figura 48 – Parametri del motore .....	45
Figura 49 – Transitorio e regime motore (2 sec) .....	46
Figura 50- Valori a regime .....	47
Figura 51 .....	50

## INTRODUZIONE

Più di 200 GW di potenza generabile da impianti di energia rinnovabile sono stati installati nel 2019, portando il totale globale a 2.588 GW. Le installazioni sono state ben al di sopra dei livelli del 2018, mantenendo il tasso di crescita medio di oltre l'8% della capacità di energia rinnovabile installata nei cinque anni precedenti.[\[14\]](#)

A fronte dell'aumento della potenza elettrica generata, sorge un'altra necessità: le fonti rinnovabili devono essere economicamente competitive rispetto all'energia prodotta tramite tecniche tradizionali per consentirne un rapido impiego. Un importante contributo circa il costo della produzione viene dall'hardware impiegato nella generazione, controllo e trasmissione dell'energia, per esempio gli inverter DC-AC in campo fotovoltaico. L'utilizzo di schede di controllo con produzione di massa (Raspberry Pi, Arduino...) consentono di ridurre i costi circa la realizzazione di hardware dedicato, permettendo in tal modo anche l'accesso alla progettazione del controllo dell'energia a un vasto bacino di persone che possono apportare migliorie alle tecniche attuali.

D'altra parte, i veicoli elettrici stanno acquisendo un utilizzo sempre più rilevante nel settore dei trasporti. Le conseguenze del cambiamento climatico dovuto alle emissioni di gas serra spingono a vagliare alternative alle tradizionali tecnologie di trasporto su strada. I veicoli elettrici sono visti come una promettente tecnologia in grado di portare alla decarbonizzazione della flotta di veicoli passeggeri e all'indipendenza dal petrolio.[\[15\]](#)

Il controllo dei motori elettrici impiegati nei veicoli necessita di una componentistica affidabile e precisa: a tal fine nuovi sistemi di modulazione ed elaborazione dei segnali di controllo stanno prendendo piede, tra cui la modulazione Sigma-Delta, che consente di raggiungere performance rilevanti rispetto alle metodologie tradizionali.

In questo documento viene presentato un sistema di controllo di un inverter DC-AC a 5 livelli da parte di un convertitore Sigma-Delta installato su una scheda Raspberry Pi 3B, con conseguente progettazione, simulazione e discussione della scelta di alcuni parametri di progetto tramite software Simulink di MATLAB.

## CAPITOLO I – Sistema di conversione DC-AC e Modulazione Sigma-Delta

Il caso più generale del tipo di sistema trattato in questa tesi (Figura 1) consiste in un generico carico viene alimentato da un inverter DC-AC, che preleva una tensione continua da una sorgente (nei casi reali solitamente una fonte di energia rinnovabile quale un pannello fotovoltaico); il controllore provvede ad osservare le grandezze utili per il controllo sul carico, genera un segnale di controllo che poi viene confrontato con una grandezza di riferimento, per esempio una tensione voluta sul carico; in seguito una modulazione del segnale finale di controllo agisce sulla componente analogica, imprimendo il controllo voluto, chiudendo la catena.

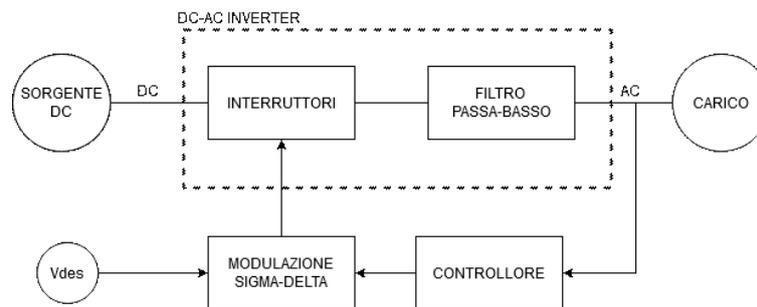


Figura 1 – Schema implementativo generale

Nel seguente documento viene considerato il caso in catena aperta (Figura 2), ovvero un prototipo di sistema in cui il segnale di controllo è noto a priori (un segnale di prova), esso viene processato da una modulazione Sigma-Delta, generante un vettore di stati per gli interruttori dell'inverter, che determinano poi la tensione sul carico, che viene prima "ripulita" per mezzo di un filtro RLC da eventuali armoniche introdotte dalla non linearità del processo di conversione dalla tensione continua a una variabile nel tempo.

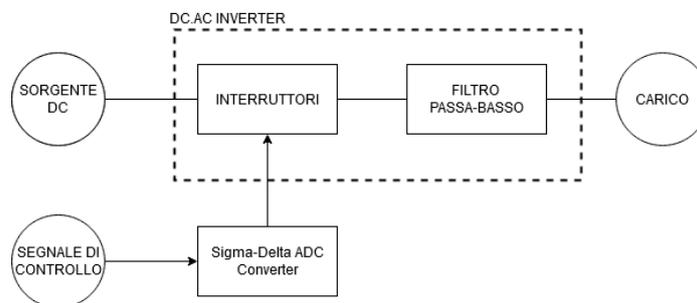


Figura 2 – Schema generale in catena aperta

Il modello del sistema elettrico appena introdotto viene poi separato in due parti (Figura 3): la prima, ai fini della facilità di simulazione, è progettata e realizzata interamente su Simulink e

contiene l'inverter, il carico e la sorgente di tensione DC; la seconda è effettivamente installata su una scheda Raspberry Pi e contiene un segnale di controllo di prova e il convertitore Sigma-Delta.

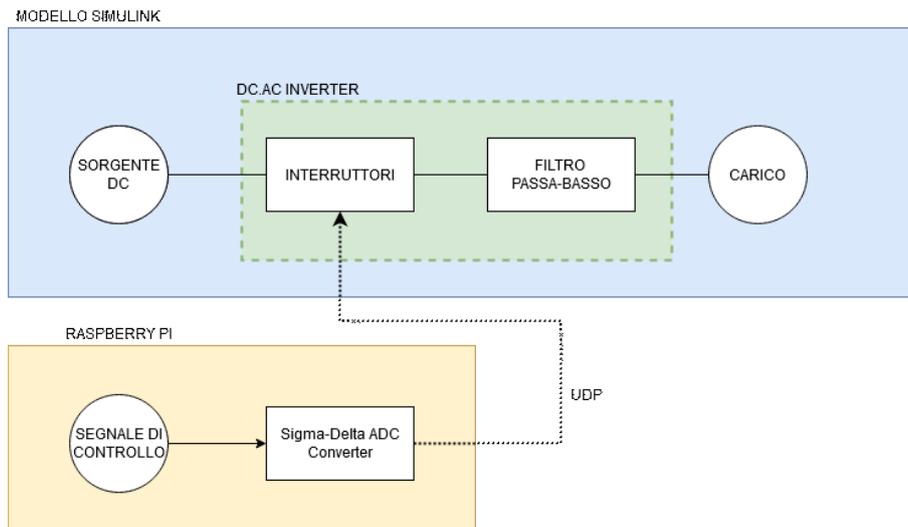


Figura 3 – Schema proposto

Nei due capitoli successivi verrà presentata la teoria circa le due parti costituenti il sistema, ovvero la Modulazione Sigma-Delta e l'inverter multilivello DC-AC.

## CAPITOLO II – Modulazione Sigma-Delta

### 1 Concetti preliminari

#### 1.1 Sovracampionamento

Sia  $F$  la banda di un segnale analogico  $x(t)$  a banda limitata. Secondo il Teorema di Nyquist-Shannon, la minima frequenza di campionamento che occorre utilizzare per discretizzare in frequenza il segnale senza distorsione (*aliasing*) è di  $F_s = 2F$ .

Per *sovracampionamento* si intende una tecnica consistente nell'utilizzare una frequenza di campionamento  $k$  volte la banda del segnale, con  $k > 2$ ; questo permette di "stringere" lo spettro del segnale di  $k$  volte, in quanto, descrivendo l'operazione nel tempo come:

$$x_{\text{over}}(t) = x\left(\frac{t}{k}\right), \quad t = 0, \pm k, \pm 2k, \dots \quad (1)$$

dove  $x_{\text{over}}(t)$  è il segnale sovracampionato; applicandovi la trasformata di Fourier si ottiene:

$$X_{\text{over}}(\omega) = \int_{-\infty}^{+\infty} x_{\text{over}}(t) e^{-i\omega t} dt = \int_{-\infty}^{+\infty} x\left(\frac{t}{k}\right) e^{-i\omega t} dt = k \int_{-\infty}^{+\infty} x(\tau) e^{-i\omega k \tau} d\tau = k X(\omega k) \quad (2)$$

Con la sostituzione  $\tau = \frac{t}{k}$  si ottiene una trasformata nella variabile  $\omega k$ : ciò vuol dire che la banda, rispetto alla frequenza di campionamento  $F'_s = kF_s$  si è "ristretta" di un fattore  $k$ .

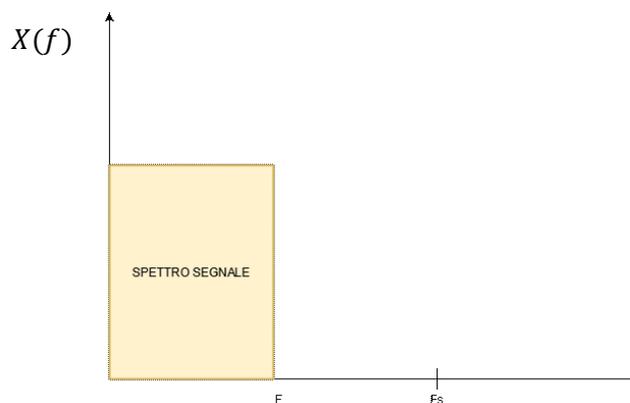


Figura 4 - Spettro del segnale campionato alla frequenza di Nyquist

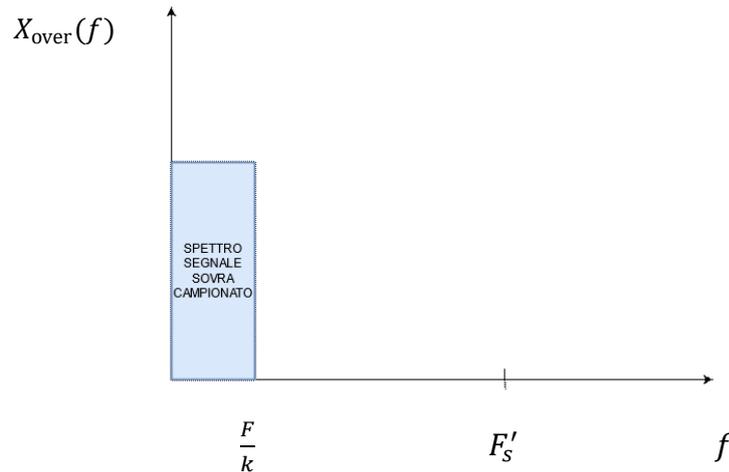


Figura 5 – Spettro del segnale sovracampionato con fattore  $k$

## 1.2 Decimazione

L'operazione duale di quella esposta al paragrafo precedente è la *decimazione*: una volta campionato il segnale analogico alla frequenza di Nyquist  $F_s$ , è possibile prelevarne un sottoinsieme di campioni dal segnale considerando un campione ogni  $M$ , ottenendo un sottocampionamento con fattore  $M$ . Formalmente, consideriamo un segnale analogico a banda limitata  $x(t)$  campionato alla frequenza  $F_s$  e applichiamo la decimazione:

$$x_{\text{decim}}(t) = x(tM), \quad M \in \mathbb{N} \quad (3)$$

dove  $x_{\text{decim}}(t)$  è il segnale decimato; dal punto di vista spettrale, applicando la Trasformata di Fourier, si ottiene:

$$X_{\text{decim}}(\omega) = \int_{-\infty}^{+\infty} x_{\text{decim}}(t) e^{-i\omega t} dt = \int_{-\infty}^{+\infty} x(tM) e^{-i\omega t} dt \stackrel{\tau=tM}{\cong} \int_{-\infty}^{+\infty} \frac{1}{M} x(\tau) e^{-\frac{i\omega}{M}\tau} d\tau = \frac{1}{M} X\left(\frac{\omega}{M}\right) \quad (4)$$

Questo ha come effetto una “dilatazione” della banda del segnale, con la nuova frequenza di campionamento pari a  $F'_s = F_s/M$ , come si nota dalla seguente figura:

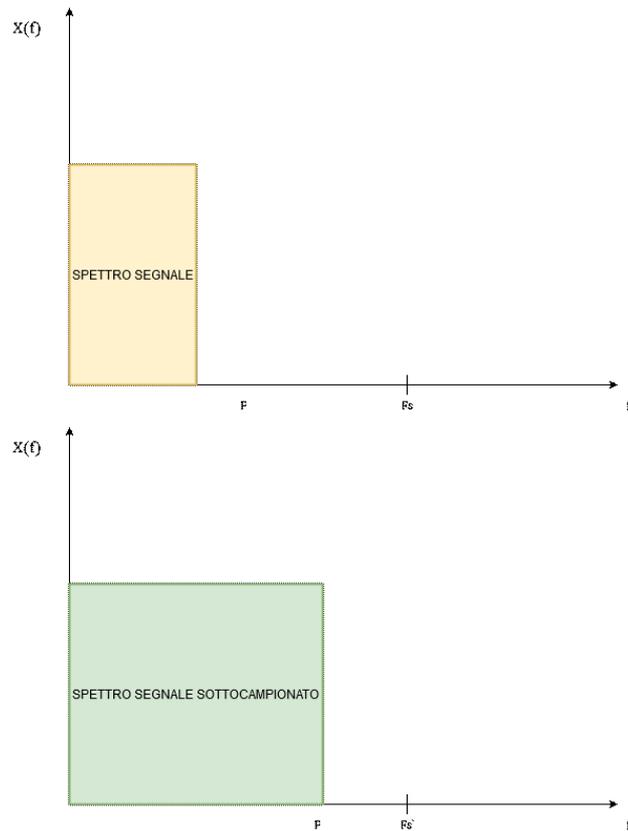


Figura 6 – Spettro originale (in alto) e quello sottocampionato (in basso)

Un inconveniente della decimazione è l'Aliasing: è possibile che dopo l'operazione la banda del segnale superi  $F_s/2$  e, poiché lo spettro è periodico rispetto alla frequenza di campionamento, la replica successiva dello spettro potrebbe sovrapporsi in parte all'originale, provocando la distorsione in prossimità di  $F_s/2$ . Nelle applicazioni che richiedono alta fedeltà di elaborazione del segnale questo potrebbe non essere accettabile, in tal caso si riduce il fattore di decimazione o si introduce un filtro passa-basso detto Anti-Aliasing Filter (AAF).

### 1.3 Noise Shaping

Con l'utilizzo di una rete con retroazione negativa, è possibile imprimere una forma diversa allo spettro del segnale e a quello del rumore di quantizzazione caratterizzante un ADC con una struttura del tipo:

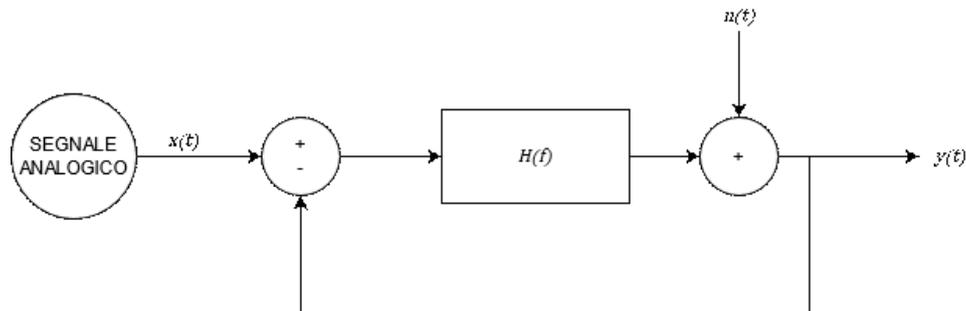


Figura 7 – Modello di una rete lineare con retroazione negativa unitaria

dove  $x(t)$  è il segnale analogico in ingresso ( $X(f)$  in frequenza),  $H(f)$  è un filtro lineare passa-basso,  $n(t)$  è il rumore di quantizzazione che si somma linearmente all'uscita ( $N(f)$  in frequenza) e  $y(t)$  è il segnale quantizzato in uscita dal sistema ( $Y(f)$  in frequenza).

Passando al dominio delle frequenze, possiamo rappresentare il sistema con l'equazione:

$$[X(f) - Y(f)] H(f) + N(f) = Y(f)$$

da cui

$$Y(f) [1 + H(f)] = H(f)X(f) + N(f)$$

quindi, mettendo in evidenza l'uscita:

$$Y(f) = \underbrace{\frac{H(f)}{1 + H(f)}}_{STF} X(f) + \underbrace{\frac{1}{1 + H(f)}}_{NTF} N(f) \quad (5)$$

con *STF* la Signal Transfer Function e *NTF* la Noise Transfer Function.

Lo spettro risultante mostra come il rumore venga modificato e ridotto nella banda passante del filtro, realizzando il Noise Shaping:

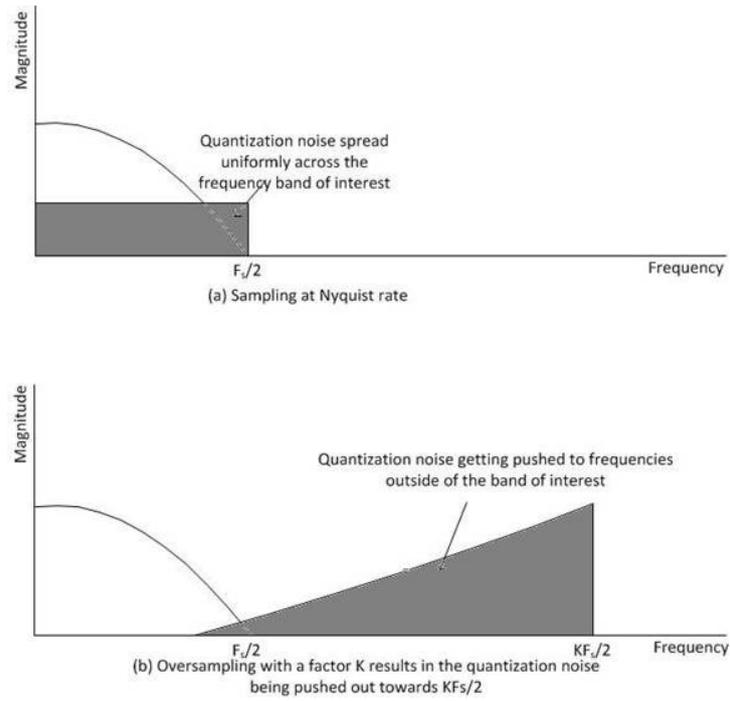


Figura 8 – Noise shaping sul rumore [1]

## 2 Teoria sul Convertitore ADC Sigma-Delta

### 2.1 Struttura a blocchi

Il convertitore Sigma-Delta si colloca tra la sorgente di un segnale analogico e un sistema di elaborazione digitale al fine di rendere il segnale analogico processabile dal sistema digitale:

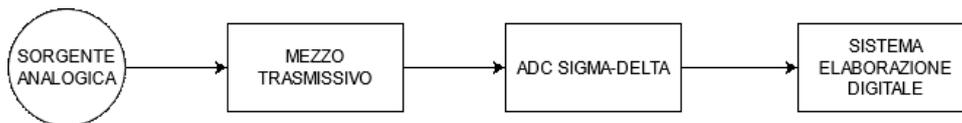


Figura 9 - Esempio di sistema di elaborazione di un segnale analogico.

Il convertitore si compone di due blocchi fondamentali: il Modulatore e un filtro digitale, aventi due funzioni distinte: il primo permette il sovracampionamento del segnale e il Noise Shaping del rumore; il secondo provvede al filtraggio e alla decimazione del segnale.

### 2.2 Modulatore

Tale componente si occupa del trattamento del segnale analogico ricevuto applicando il sovracampionamento e il Noise Shaping, per mezzo della seguente struttura a blocchi:

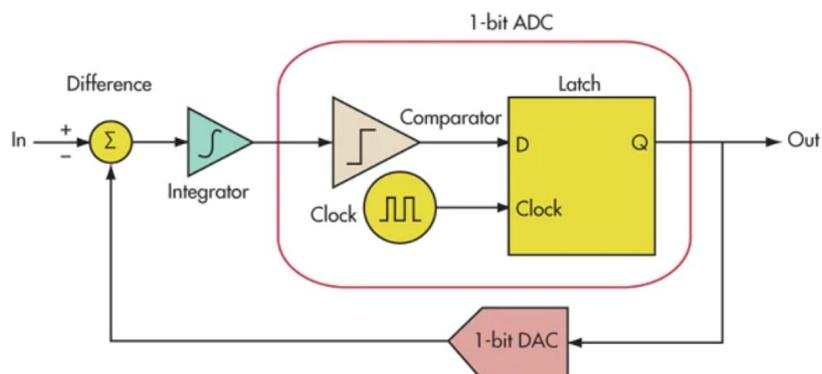


Figura 10 - Diagramma a blocchi del Modulatore Sigma-Delta del I ordine per ingressi analogici [3]

Se l'ingresso è un segnale già digitalizzato, l'integrazione e la comparazione sono a tempo discreto e il DAC sull'anello di retroazione nella Figura 10 è superfluo.

Nella Figura 10 l'integratore ha la funzione di effettuare il *Noise Shaping*: sotto la condizione di ingresso digitale l'integrazione (nel tempo discreto) include un anello di retroazione che imprime un ritardo  $z^{-1}$  all'uscita, determinando così una funzione di trasferimento pari a  $\frac{z^{-1}}{1-z^{-1}}$ , ovvero un filtro passa-basso, che può essere ricondotto alla funzione  $H(f)$  del paragrafo 1.3. Nota questa, come descritto sempre nel paragrafo 1.3 è possibile calcolare  $STF(z) = z^{-1}$  e  $NTF(z) = 1 - z^{-1}$ ;

il comparatore a 1 bit effettua la comparazione tra il livello del segnale uscente dall'integratore e un valore di riferimento della scala di quantizzazione e fornisce in uscita 1 se l'uscita dall'integratore è superiore al riferimento, 0 altrimenti.

Il sovracampionamento avviene per mezzo del clock in ingresso al Flip-Flop D, con scopo la memorizzazione del campione in uscita: qui la frequenza di clock sarà  $k$  volte la frequenza di Nyquist.

Se l'ADC in questione ha una risoluzione di  $N$  bit, come è vero in generale, esso è costituito da  $N$  modulatori in parallelo, che quantizzano i relativi livelli sulla scala di quantizzazione del segnale:

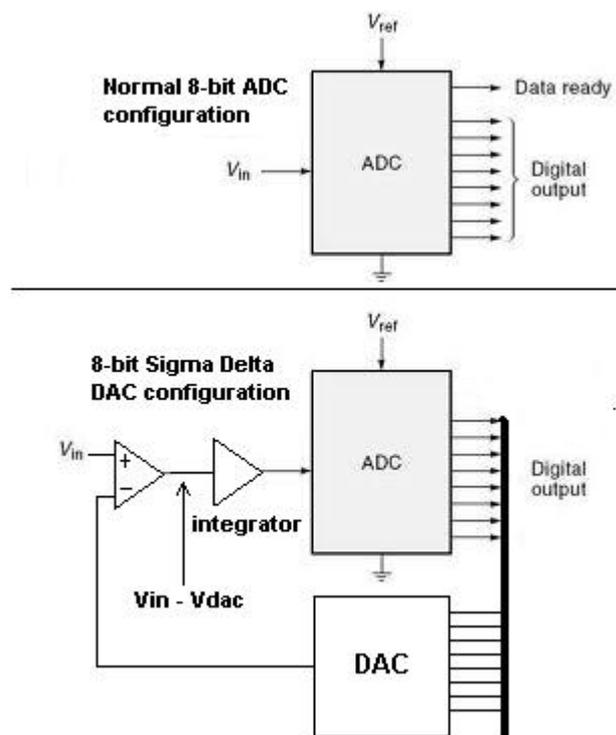


Figura 11 – Esempio di ADC Sigma-Delta a 8 bit [4]

### 2.2.1 SNR di un PCM modulatore del primo ordine

Ogni ADC introduce un inevitabile *errore di quantizzazione* dovuto al passaggio della grandezza processata dal campo reale al campo discreto; ogni applicazione richiede un diverso grado di approssimazione del segnale in uscita, pertanto è necessario quantificare l'errore introdotto rispetto alle caratteristiche del segnale: a tal fine è molto utile calcolare la grandezza SNR (Signal Noise Ratio), e in base a questa determinare le prestazioni dei convertitori. I vantaggi della Modulazione Sigma-Delta possono essere individuati calcolando gli effetti della più semplice delle modulazioni, la PCM.

Definiamo dunque l'SNR come:

$$SNR = \frac{P_s}{P_e} \quad (6)$$

dove  $P_s$  e  $P_e$  sono rispettivamente la potenza del segnale e la potenza del rumore di quantizzazione.

Il calcolo dell'SNR è sovente complicato per via della non linearità dell'errore di quantizzazione e della sua distribuzione nel sistema; per poter confrontare i vari quantizzatori è sufficiente una stima di esso, sotto ipotesi semplificative ma generalmente plausibili [13]; ciò considerato supponiamo che:

- l'errore di quantizzazione  $e_q[n]$  si sommi linearmente all'uscita;
- $|e_q[n]| \leq q/2$ , con  $q$  la distanza tra due valori consecutivi dell'alfabeto di quantizzazione;
- $e_q[n]$  è un processo aleatorio stazionario;
- $e_q[n]$  è incorrelato rispetto al segnale;
- $p(e_q)$  (densità di probabilità di  $e_q[n]$ ), è distribuita uniformemente sull'intervallo di quantizzazione.

Alla luce delle ipotesi poste, risulta [13]:

$$p(e_q) = \frac{1}{q}, \quad |e_q[n]| \leq q/2 \quad (0 \text{ altrove}) \quad (7)$$

Dalla seconda ipotesi risulta che la media dell'errore  $\bar{e}_q = 0$ , dunque la potenza di  $e_q[n]$  è:

$$P_e = \sigma_e^2 = \int_{-\infty}^{+\infty} (e_q - \bar{e}_q)^2 p(e_q) de_q = \int_{-\infty}^{+\infty} e_q^2 p(e_q) de_q = \int_{-q/2}^{+q/2} e_q^2 \frac{1}{q} de_q = \frac{q^2}{12} \quad (8)$$

Pertanto l'SNR è dato da:

$$SNR = \frac{P_s}{\frac{q^2}{12}} \quad (9)$$

Considerando che, scegliendo una quantizzazione simmetrica attorno allo 0, il numero di intervalli di quantizzazione in funzione di  $b$  bit utilizzati è  $2^b - 1$ , risultandone:

$$q = \frac{2}{2^b - 1} \quad (10)$$

portando, sostituendo (10) in (9) si ottiene:

$$SNR = \frac{P_s}{3} (2^b - 1)^2 \approx \frac{P_s}{3} 2^{2b} \quad (11)$$

Ovvero, in decibel:

$$SNR_{dB} = 10 \log_{10} P_s + 6,02b - 4,77 \quad (12)$$

Nella (12) è espresso l'SNR dovuto a una PCM senza oversampling né introduzione di ordini superiori.

## 2.2.2 SNR del Sigma-Delta e sovracampionamento

Nello studio svolto in [\[13\]](#), si è assunto:

- fattore di sovracampionamento  $OSR = 2^r = \frac{f_s}{2f_b}$ , con  $f_s$  la frequenza di campionamento e  $f_b$  la banda base del segnale;
- $b$  bit usati per la quantizzazione;
- segnale di prova sinusoidale con ampiezza  $A$ , con potenza  $\sigma_x^2 = \frac{A^2}{2}$ .

Da queste ipotesi e da quelle assunte nel paragrafo precedente, consegue che l'SNR dovuto a sovracampionamento e utilizzo del Sigma-Delta è:

$$SNR = \sigma_x^2 3 \cdot \frac{2^{3r}}{\sigma_e^2 \pi^2} \quad (13)$$

Passando in decibel e introducendo delle approssimazioni si ottiene:

$$SNR_{dB} \approx 20 \log_{10} A + 6,02b + 9,03r - 3,41 \quad (14)$$

Confrontando questo risultato con (12) si nota il termine aggiuntivo  $9,03r$ , che permette di innalzare l'SNR senza cambiare topologia del circuito. Laddove sia disponibile una componentistica in grado di lavorare ad alte frequenze, questa tecnica presenta notevoli vantaggi.

### 2.2.3 SNR e ordini superiori

Considerati i vantaggi del *Noise Shaping* nella modulazione Sigma-Delta, sono state analizzate nel corso del tempo topologie con ordine superiore, del tipo:

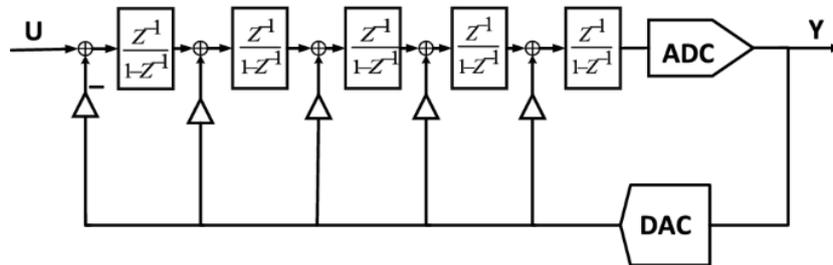


Figura 12 – Modulatore Sigma-Delta di ordine 5 [16]

Il vantaggio di innalzare l'ordine sta nella possibilità di ottenere un SNR eccellente anche senza spingersi ad alta frequenza, come nel caso dell'utilizzo del sovracampionamento.

Dallo studio effettuato in [13] è stata ricavata una formula generale racchiudente gli effetti di oversampling, Noise Shaping e topologia di ordine  $N$ , ovvero:

$$SNR_{dB} = 10 \log_{10} \frac{\sigma_x^2}{\sigma_e^2} + 10 \log_{10} \frac{(2N + 1)2^{(2N+1)r}}{\pi^{2N}} \approx$$

$$\approx 20 \log_{10} A + 6,02b + 1,76 + 10 \log_{10}(2N + 1) - 9,94N + 3,01(2N + 1)r \quad (15)$$

Ai netti vantaggi derivanti dalle tecniche esposte, si affiancano degli inevitabili svantaggi: innalzando l'ordine del modulatore, la complessità e dunque il costo del sistema incrementano; occorre dunque operare una valutazione attenta al fine di individuare specifiche per prestazioni accettabili in grado però di non gravare eccessivamente sul costo dell'intera applicazione.

In figura sottostante, la comparazione tra PCM e alcune implementazioni Sigma-Delta di ordine superiore:

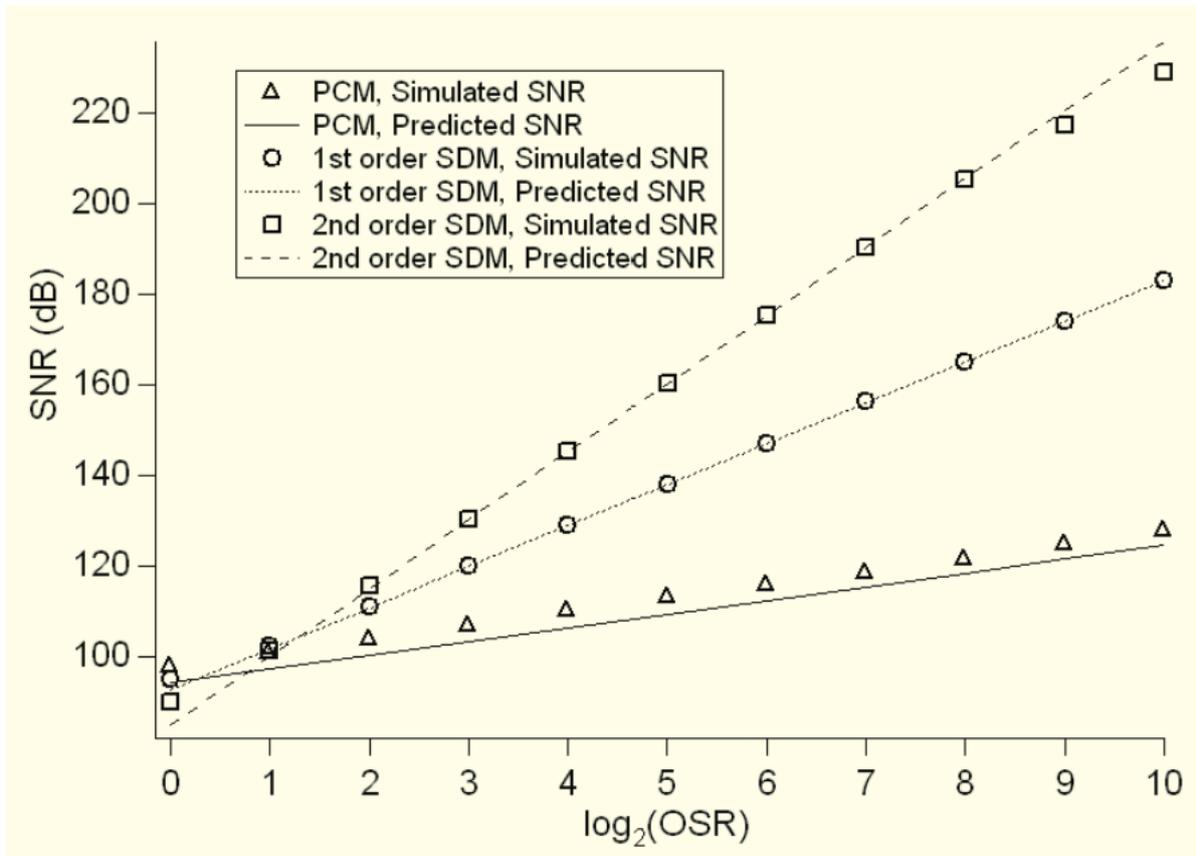


Figura 13 – Confronto delle prestazioni di PCM e Sigma-Delta [13]

### 3 Architettura e progettazione del filtro digitale

Per la realizzazione del filtro, in questa tesi ci si avvale della tecnica proposta da [6]. Una struttura modulare di ordine N viene utilizzata per rappresentare la topologia:

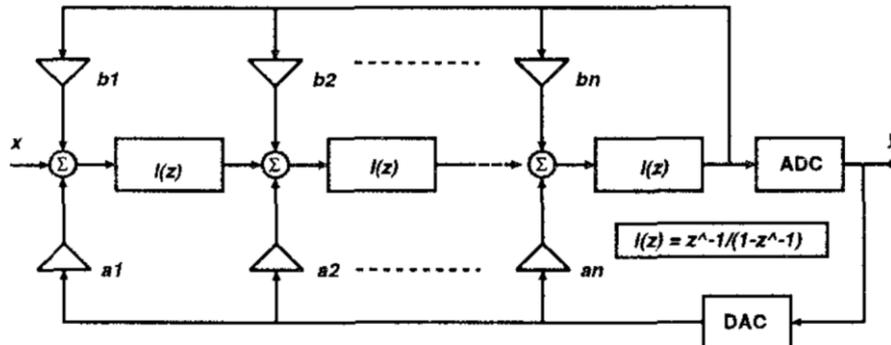


Figura 14 - Topologia di un filtro per ADC Sigma-Delta di ordine N [6]

In seguito, per mezzo dell'algoritmo di Parks-McClellan, vengono individuate le frequenze degli zeri per consentire l'ottimo filtraggio del rumore fuori dalla banda del segnale e per garantire una minima distorsione dello spettro dello stesso in banda base; per la determinazione dei coefficienti del filtro, il sistema viene rappresentato nello spazio di stato, dal quale, per mezzo di manipolazioni matriciali, viene calcolata la funzione di trasferimento d'interesse, dalla quale infine si ricavano i coefficienti.

#### 3.1 Calcolo dei coefficienti

Attenendosi al metodo proposto in [6], con ordine 3, le matrici della rappresentazione dello spazio di stato risultano essere:

$$\mathbf{A} = \begin{bmatrix} 1 & 0 & a_1 + b_1 \\ 1 & 1 & a_2 + b_2 \\ 0 & 1 & 1 \end{bmatrix} \quad (16)$$

$$\mathbf{B} = \begin{bmatrix} 1 & a_1 \\ 0 & a_2 \\ 0 & a_3 \end{bmatrix} \quad (17)$$

$$\mathbf{C} = [0 \quad 0 \quad 1] \quad (18)$$

$$\mathbf{D} = [0 \quad 1] \quad (19)$$

Dalla teoria dei controlli automatici per sistemi LTI, sappiamo che, se le condizioni iniziali sono nulle, allora la matrice delle funzioni di trasferimento è data da:

$$\mathbf{W}(z) = \mathbf{C}(z\mathbf{I} - \mathbf{A})^{-1}\mathbf{B} + \mathbf{D} \quad (20)$$

Dato che  $\mathbf{W}(z) = \mathbf{Y}(z)/\mathbf{U}(z)$ , con  $\mathbf{Y}(z)$  l'uscita dal sistema e  $\mathbf{U}(z) = \begin{bmatrix} x(z) \\ e(z) \end{bmatrix}$  l'ingresso con  $x(z)$  il segnale e  $e(z)$  il rumore, ne consegue che:

$$\mathbf{Y}(z) = \mathbf{W}(z)\mathbf{U}(z) = W_{11}(z)x(z) + W_{21}(z)e(z) \quad (21)$$

ovvero che  $W_{11}(z) = STF(z)$  e  $W_{21}(z) = NTF(z)$ .

L'individuazione simbolica dei coefficienti avviene per mezzo di uno script MATLAB, il quale determina la forma di NTF e STF in funzione di  $a_1 \ b_1 \ a_2 \ b_2 \ a_3 \ b_3$ ; nel caso di ordine 3 e architettura IIR, esse si presentano come:

$$NTF(z) = \frac{-z^3 + (b_1 + b_2 + b_3 + 3)z^2 + (-b_2 - 2b_3 - 3)z + b_3 + 1}{-z^3 + (a_1 + a_2 + a_3 + b_1 + b_2 + b_3 + 3)z^2 + (-a_2 - 2a_3 - b_2 - 2b_3 - 3)z + a_3 + b_3 + 1} \quad (22)$$

$$STF(z) = \frac{-z^2}{-z^3 + (a_1 + a_2 + a_3 + b_1 + b_2 + b_3 + 3)z^2 + (-a_2 - 2a_3 - b_2 - 2b_3 - 3)z + a_3 + b_3 + 1} \quad (23)$$

Fatto ciò, occorre calcolare i coefficienti del filtro date le specifiche volute sulla risposta in frequenza. Questo processo è eseguito da altri script MATLAB.

Scegliendo:

- ordine 3
- frequenza di campionamento di 100 kHz
- frequenza di cut-off del passa-basso pari a 10 kHz
- filtro modello di *Butterworth*
- architettura IIR
- scaling

si genera un vettore di coefficienti della funzione di trasferimento soddisfacenti le specifiche poste.

Eguagliando i coefficienti delle potenze delle due funzioni di trasferimento calcolate, si ottiene:

$a_1$	-0.144791464060116
$a_2$	-0.369985631625291
$a_3$	-0.721940082365454
$b_1$	0
$b_2$	-0.003240941605971
$b_3$	0

## CAPITOLO III- Inverter DC-AC a cinque livelli

L'inverter è un dispositivo che può essere impiegato con varie funzioni all'interno di un sistema elettrico. L'inverter DC-AC è in grado di generare una corrente o tensione alternata a partire da un accumulatore DC, quale può essere una batteria.

Nella seguente tesi ci occupiamo di pilotare un carico per mezzo di un inverter multilivello, che riceve un segnale di controllo dalla Raspberry Pi. La funzione di questo inverter è di alimentare un carico con una tensione  $V_{LOAD} = k V_{DC}$ , con  $k \in \{-1, -1/2, 0, +1/2, +1\}$ , proveniente dalla board Raspberry Pi e con  $V_{DC} = 300 \text{ V}$ .

### 1 Principio di funzionamento

#### 1.1 Inverter

Gli inverter convertono una tensione continua in una alternata; gli ambiti d'utilizzo sono molto numerosi: sono necessari per convertire la tensione DC prodotta da un pannello solare in tensione a frequenza di rete da immettere nella Power Grid [\[9\]](#); sono utilizzati insieme a batterie per alimentare motori AC; sono molto utili in applicazioni di conversione di frequenza, dove una sorgente AC a una frequenza  $f_1$  subisce la rettificazione per mezzo di un rettificatore AC-DC, per poi essere convertita in una grandezza elettrica AC alla frequenza  $f_2$  grazie a un inverter [\[10\]](#).

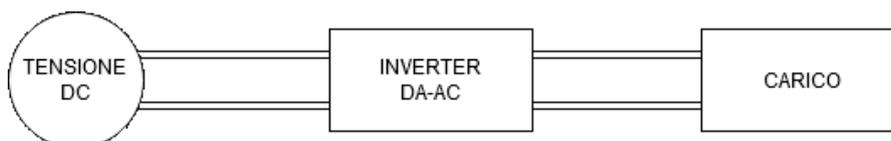


Figura 15 – Schema generale del sistema elettrico con inverter

### 1.1.1 Full bridge inverter

Una sua realizzazione tipica è costituita da un *full bridge inverter*, costituito da 4 interruttori a semiconduttore alimentati da una sorgente di tensione DC, con il carico tra i due rami del bridge, detti *half bridge*.

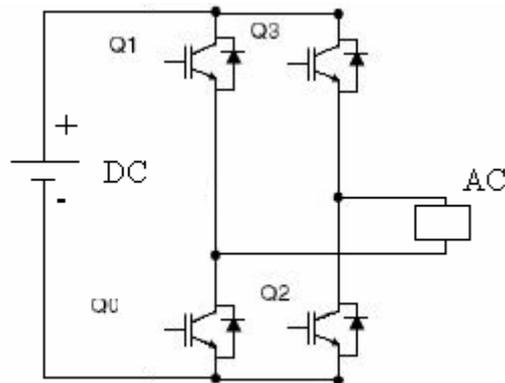


Figura 16 – Full bridge inverter [11]

Chiamando gli interruttori come in Figura 16, al variare della combinazione di stato (on=1, off=0) degli interruttori, sul carico giunge una tensione che può assumere valori  $-V_{DC}$ , 0,  $V_{DC}$ . Nella tabella seguente si riassume il comportamento della tensione sul carico  $V_{LOAD}$ :

Q0	Q1	Q2	Q3	$V_{LOAD}$
0	1	1	0	$V_{DC}$
1	0	0	1	$-V_{DC}$
0	1	0	1	0
1	0	1	0	0
1 o meno on				floating
3 + on				cortocircuito

Stati interruttori e tensione sul carico

Il funzionamento degli stati è analogo all'inverter T-Type spiegato nei paragrafi successivi.

## 1.2 Inverter multilivello

L'utilizzo di un inverter multilivello consente di migliorare la risoluzione del segnale, con conseguente diminuzione del rumore di quantizzazione complessivo e dunque permette di imporre specifiche meno stringenti sul filtro digitale, consentendo così di abbassare i costi e la complessità del sistema. Questi vantaggi sono bilanciati da un aumento della complessità circuitale dell'inverter.

Nella maggior parte delle applicazioni industriali di potenza si utilizzano inverter a 2 o 3 livelli. L'impiego di un inverter a 5 livelli conferisce miglioramenti elettrici rilevanti: all'aumentare dei livelli, le componenti subiscono una tensione di alimentazione limitata, riducendo le sollecitazioni elettriche dovute a una elevata tensione di alimentazione, mantenendo però una adeguata tensione di uscita; inoltre, consente di ridurre la frequenza di switching dei transistor, con aumento di banda e diminuzione di distorsioni armoniche del segnale; in aggiunta, l'utilizzo di più bit per rappresentare uno stato degli interruttori introduce ridondanza, con conseguente incremento della robustezza al rumore.

## 2 Inverter T-Type

La topologia presentata in [7] è una delle più semplici da implementare per via del basso numero di componenti coinvolte: è costituita da un *full bridge* con 4 interruttori unidirezionali e da un interruttore bidirezionale ausiliario; il carico viene posto tra i due rami del bridge. In questa tesi viene utilizzata in Simulink® come sistema ricevente del comando di controllo dal Sigma-Delta.

Il sistema è in grado di generare 5 livelli di tensione proporzionali alle due sorgenti DC (sulla sinistra nella figura seguente):

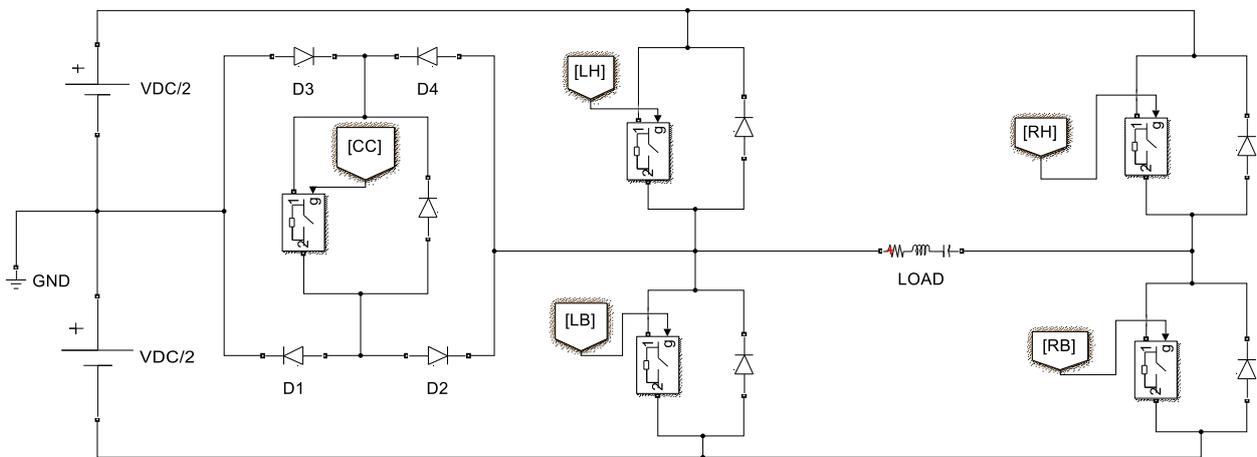


Figura 17 – Inverter T-Type con interruttori ideali

### 2.1 Stati ammessi degli interruttori

In base alla combinazione degli stati dei 5 interruttori possiamo determinare un livello di tensione sul carico. La tabella sottostante mostra la relazione tra gli stati ammessi degli interruttori e la tensione sul carico, dove on=1 e off=0:

LH	RH	LB	RB	CC	$V_{LOAD}$
0	1	1	0	0	$-V_{DC}$
0	1	0	0	1	$-V_{DC}/2$
0	0	1	1	0	0
0	0	0	1	1	$+V_{DC}/2$
1	0	0	1	0	$+V_{DC}$

Tab 1

- Stato **01100**: accendendo l'interruttore LB, il terminale sinistro del carico va a una tensione di  $-V_{DC}/2$ , in quanto tale terminale risulta in corto con il morsetto negativo dell'alimentazione; chiudendo RH il terminale destro del carico va a  $+V_{DC}/2$ , cosicché la tensione complessiva sul carico, calcolata come differenza di potenziale tra il terminale sinistro e quello destro, è data da  $V_{LOAD} = -V_{DC}/2 - (+V_{DC}/2) = -V_{DC}$ .
- Stato **01001**: chiudendo RH, il terminale destro del carico va a  $+V_{DC}/2$ , per mezzo del corto con il morsetto positivo della alimentazione; chiudendo CC, ai capi del diodo D1 e del diodo D3 vi è una tensione nulla, il che impedisce alla corrente di scorrervi; se la corrente attraverso di essi è nulla, essa è nulla anche su D4 e D2, dunque la tensione ai loro capi è nulla: in questo modo sul terminale sinistro del carico giunge la massa. Calcolando la tensione sul carico si ottiene  $V_{LOAD} = 0 - V_{DC}/2 = -V_{DC}/2$ .
- Stato **00110**: chiudendo RB e LB, su entrambi i terminali del carico giunge la tensione del morsetto negativo dell'alimentazione, risultando  $V_{LOAD} = -V_{DC}/2 - (-V_{DC}/2) = 0$ .
- Stato **00011**: chiudendo RB, il terminale destro del carico va a  $-V_{DC}/2$ , per mezzo del corto con il morsetto positivo della alimentazione; chiudendo CC, si ottiene la stessa situazione dello stato 01001, portando la massa sul terminale sinistro del carico. Calcolando la tensione sul carico si ottiene  $V_{LOAD} = 0 - V_{DC}/2 = -V_{DC}/2$ .
- Stato **10010**: chiudendo LH, il terminale sinistro del carico va a una tensione di  $+V_{DC}/2$ , in quanto tale terminale risulta in corto con il morsetto negativo dell'alimentazione; chiudendo RB il terminale destro del carico va a  $-V_{DC}/2$ , dunque la tensione complessiva sul carico risulta essere  $V_{LOAD} = +V_{DC}/2 - (-V_{DC}/2) = +V_{DC}$ .

In tutti gli altri casi la tensione sul carico è indeterminata oppure provoca cortocircuito sull'alimentazione (stati proibiti).

## 2.2 Filtro differenziale sul carico

Dal momento che la frequenza di commutazione degli interruttori è molto superiore alla frequenza di lavoro del sistema, delle componenti armoniche ad alta frequenza si propagano nel circuito, inficiando le prestazioni generali; per ridurre questo inconveniente, un filtro LC con risonanza a 50 Hz può essere inserito tra i morsetti d'uscita del full bridge e il carico.

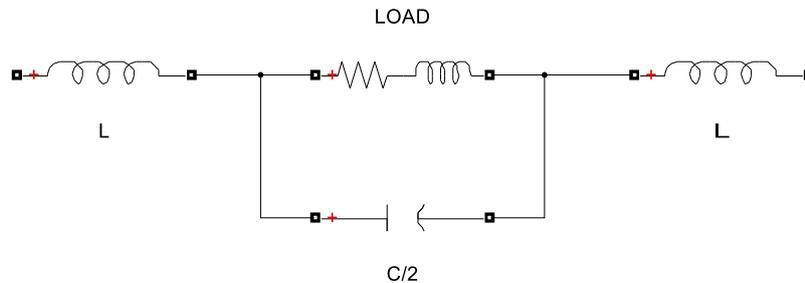


Figura 18 – Filtro differenziale LC

Poiché che il filtro è differenziale (ai due morsetti è presente una tensione uguale in modulo e opposta in segno), il progetto si semplifica considerando un ramo con induttanza  $L$  e capacità  $C$  (capacità  $C/2$  divisa in serie).

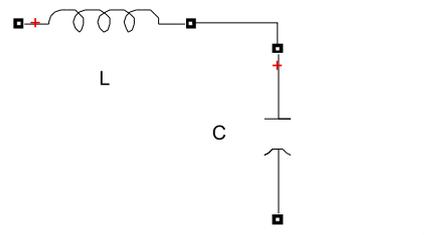


Figura 19 – Filtro semplificato

Il parametro principale è la pulsazione di risonanza:

$$\omega_0 = \frac{1}{\sqrt{LC}}$$

con  $\omega_0 = 2\pi 50$  Hz. Dal momento che i gradi di libertà sono due ( $L$  e  $C$ ), si può scegliere di fissare  $L = 2$  mH (grandezza tipica per induttori di inverter). Da ciò consegue che  $C$  deve valere:

$$C = \frac{1}{\omega_0^2 L} = 5.1 \text{ mF}$$

Andando a osservare la risposta in ampiezza del filtro, avente una funzione di trasferimento  $F(s) = \frac{1}{s^2 LC + 1}$ , si ottiene un picco molto elevato in corrispondenza della frequenza di risonanza:



Andando a graficare la risposta in ampiezza del nuovo filtro, con la nuova funzione di trasferimento pari a:

$$F(s) = \frac{s^2 2LC + sRC + 1}{s^4 L^2 C^2 + s^3 LC^2 R + s^2 3LC + sRC + 1}$$

e con  $R = 8 \Omega$  si ottiene il seguente andamento:

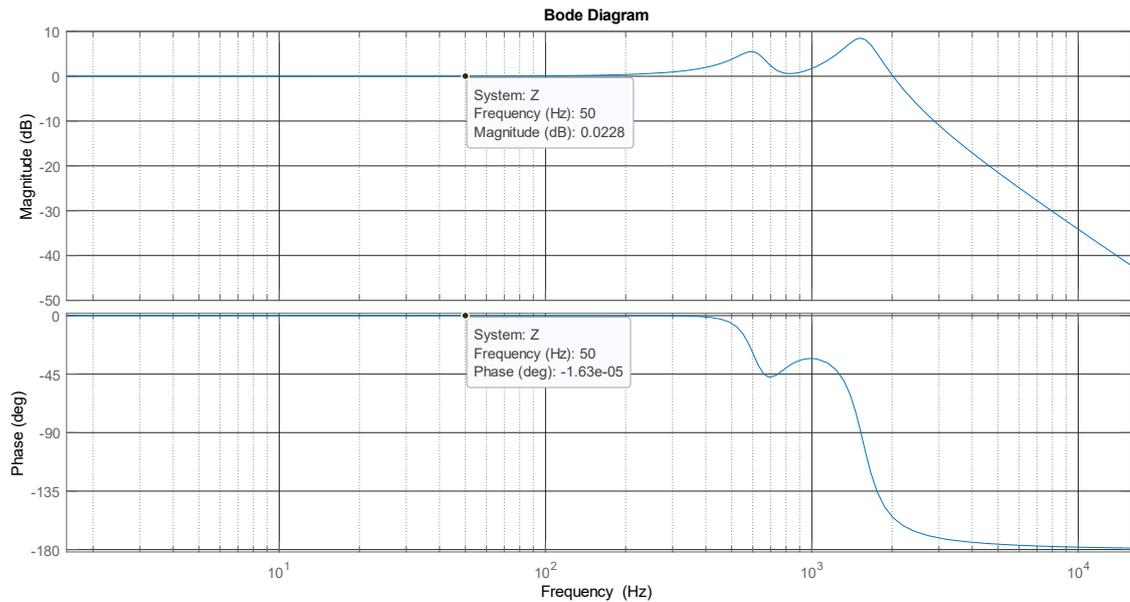


Figura 22

## Capitolo IV – Implementazione in Simulink®

### 1 Modello del Sigma-Delta

Avendo determinato i coefficienti della struttura in 3.1, si procede con la trasposizione della struttura in Figura 14 in Simulink®, risultandone la seguente topologia:

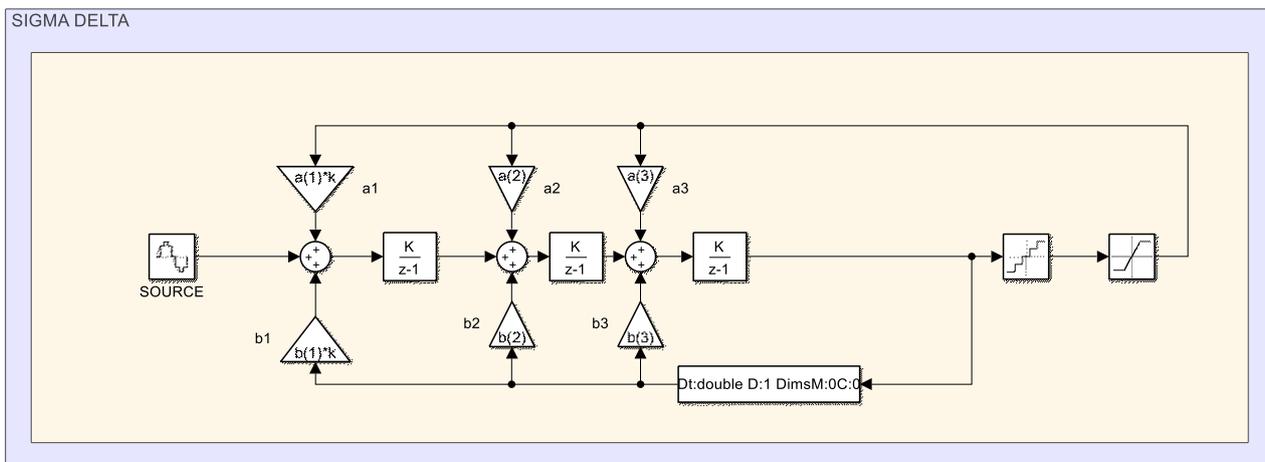


Figura 23 – Implementazione del convertitore Sigma-Delta su Simulink®

dove la funzione di trasferimento  $I(z)$  è data da  $\frac{K}{z-1}$ .

La sorgente del segnale è digitale, scelta per facilitare le operazioni di simulazione; eventualmente qualora dovesse essere necessaria l'elaborazione di un segnale analogico, basta utilizzare un ADC fornito dalla scheda Raspberry Pi; il segnale di prova è una sinusoide con ampiezza unitaria, frequenza di 50 Hz e fase iniziale nulla.

È presente un DAC sull'anello di retroazione, necessario se la sorgente è analogica.

I due blocchi sulla destra rappresentano il quantizzatore, che impone un alfabeto di  $[-1, -1/2, 0, +1/2, +1]$  sul valore in uscita, coerente con i valori dell'inverter a 5 livelli, spiegato

nei paragrafi successivi.

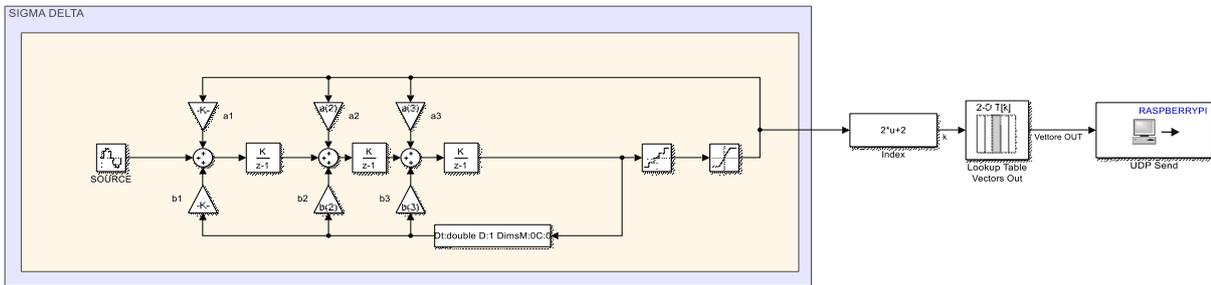


Figura 24 – Modello del convertitore con selezionatore del vettore d’uscita e invio su Raspberry Pi

## 1.1 Vettore di controllo e comunicazione con Raspberry Pi

Lo scopo del convertitore è quello di generare il vettore di controllo dell’inverter con gli stati in Tab 1. A tal fine utilizziamo una Lookup Table delle dimensioni 5x5 con la associazione:

-1	→	01100
-1/2	→	01001
0	→	00110
+1/2	→	00011
+1	→	10010

dal momento che il primo indice della Lookup table deve essere 0, il valore uscente dal convertitore subisce l’operazione  $2u + 2$ , che spiega la presenza del blocco “Index”.

Il vettore infine viene inviato dalla Raspberry Pi tramite il modulo “UDP Send”, che si avvale del protocollo UDP. A valle il vettore viene ricevuto per mezzo del blocco duale.

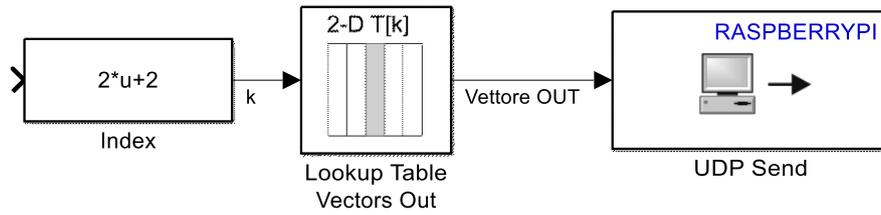


Figura 25 – Selezionatore del vettore d’uscita e invio su Raspberry Pi

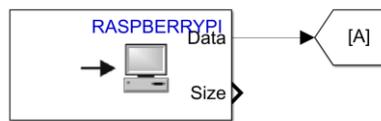


Figura 26 – Blocco ricevitore da Raspberry Pi

## 1.2 Model referencing

Per eseguire la simulazione è necessario poter eseguire contemporaneamente il modello del Sigma-Delta e quello dell’inverter; a tal fine è utile ricorrere al *Model referencing*: il convertitore costituisce un modello a parte, in seguito viene aggiunto come sottosistema nel modello dell’inverter:

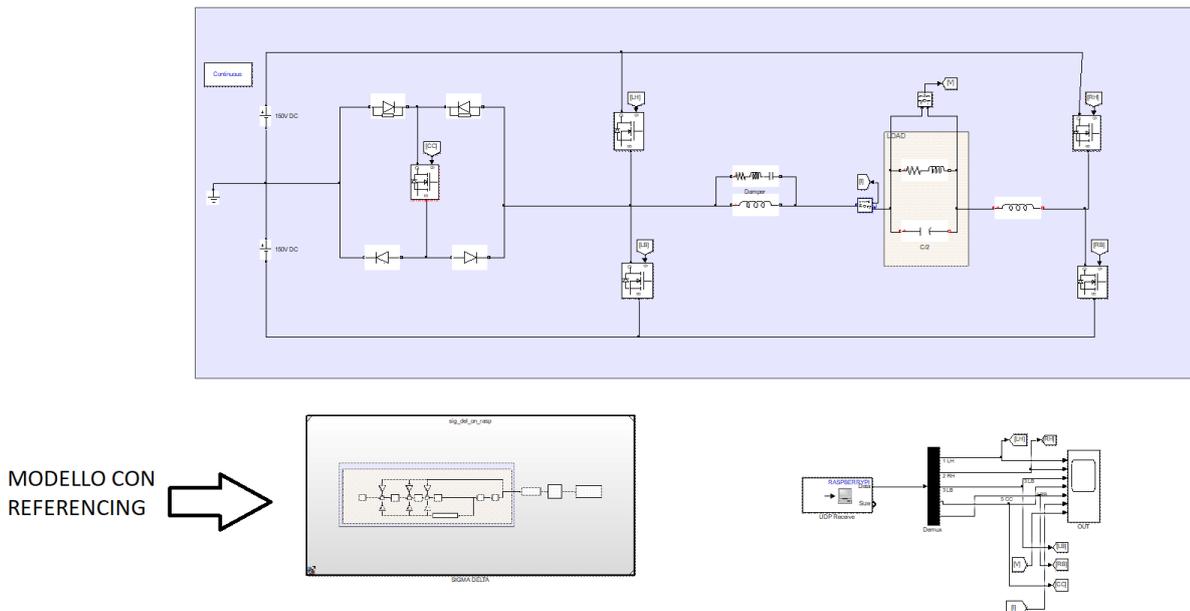


Figura 27 – Schema con model referencing del Sigma-Delta

### 1.3 Caricamento del modello sulla scheda Raspberry Pi

Una volta ultimato il modello isolato del convertitore, esso va installato sulla board. L'installazione procede con la realizzazione dei seguenti passaggi:

1. l'add-on **Simulink Support Package for Raspberry Pi Hardware** va installato;
2. la scheda va configurata seguendo le istruzioni fornite da MATLAB, in modo da collegare la scheda al PC nel modo che si preferisce (nella seguente tesi il Protocollo UDP);
3. ultimata la configurazione, alla sezione **Model Configuration Parameters/Hardware Implementation** il campo *Hardware Board* va impostato su *Raspberry Pi*, il campo *Target Hardware Resources* va configurato con i parametri della comunicazione con la scheda (es. UDP, TCP, SPI...);
4. si esegue lo script MATLAB che fornisce in workspace i parametri di funzionamento al convertitore;
5. il modello va caricato tramite il comando **Build, Deploy & Start**:

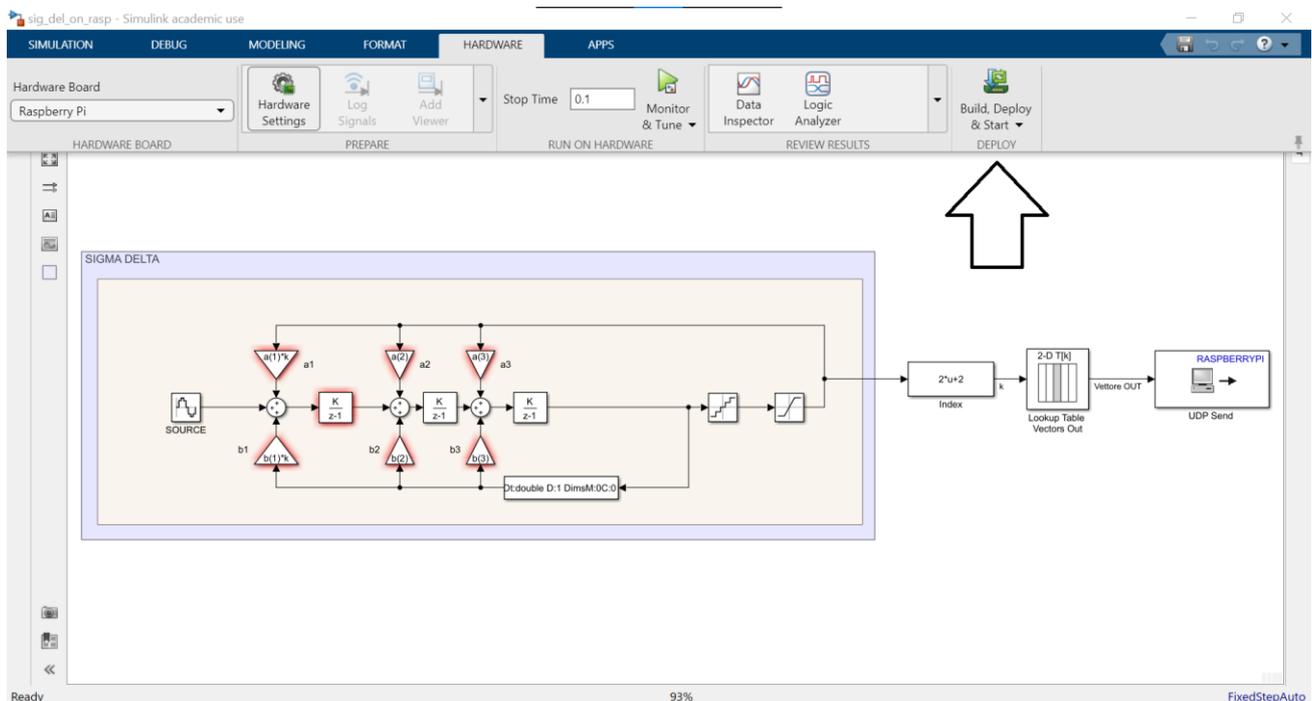


Figura 28

## 2 Modello dell'inverter

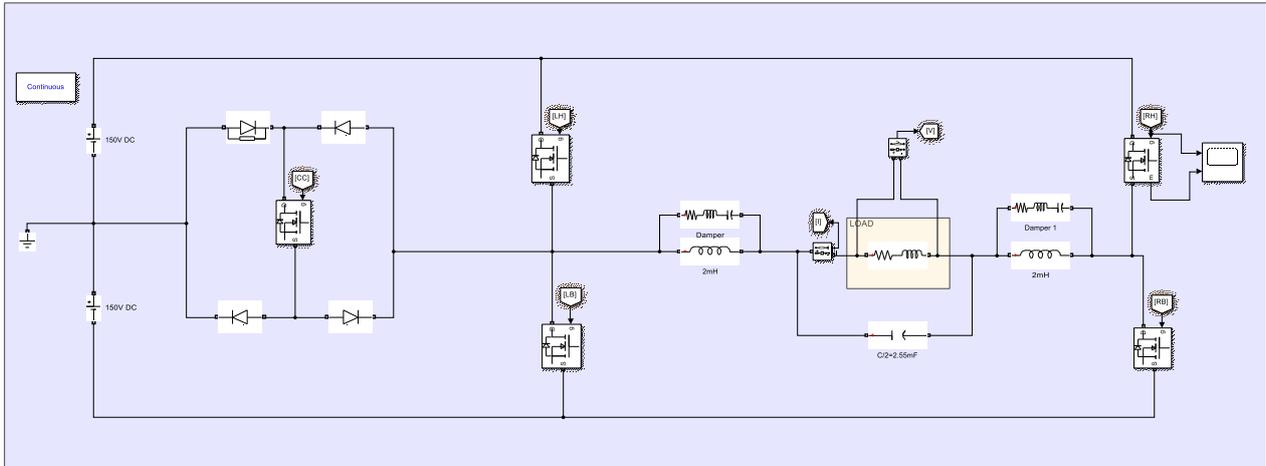


Figura 29 – Modello con MOSFET di potenza

Per mezzo della libreria **Simscape Specialized Power Systems** fornita da MATLAB®, il modello dell'inverter nella Figura 17 è stato trasposto in ambiente Simulink® con delle variazioni (filtro differenziale) che ne migliorano le performance. Analizziamone i componenti.

### 2.1 Interruttori

Al posto degli interruttori ideali con diodi compaiono dei MOSFET di potenza con diodo interno. I parametri utilizzati sono:

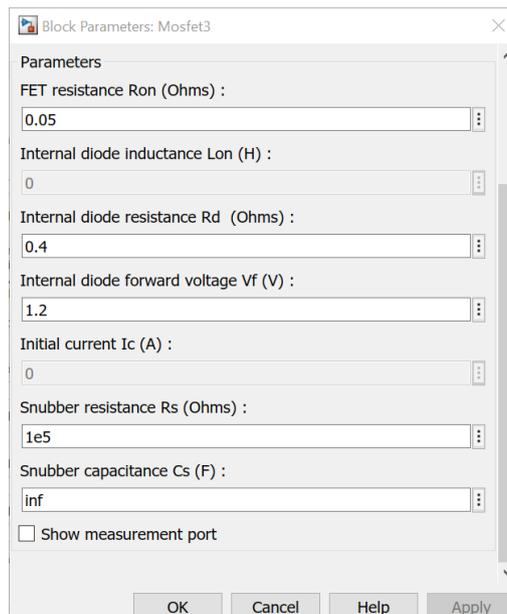


Figura 30 – Parametri dei MOSFET

## 2.2 Carico

Il carico impiegato è di tipo ohmico con resistenza pari a  $10 \Omega$ .

## 2.3 Ricezione e demultiplexing

Per poter agire sui singoli interruttori, il vettore di controllo prodotto dal Sigma-Delta subisce una operazione di demultiplexing ad opera del blocco “Demux”; in seguito, i segnali distinti vengono inviati ai relativi interruttori.

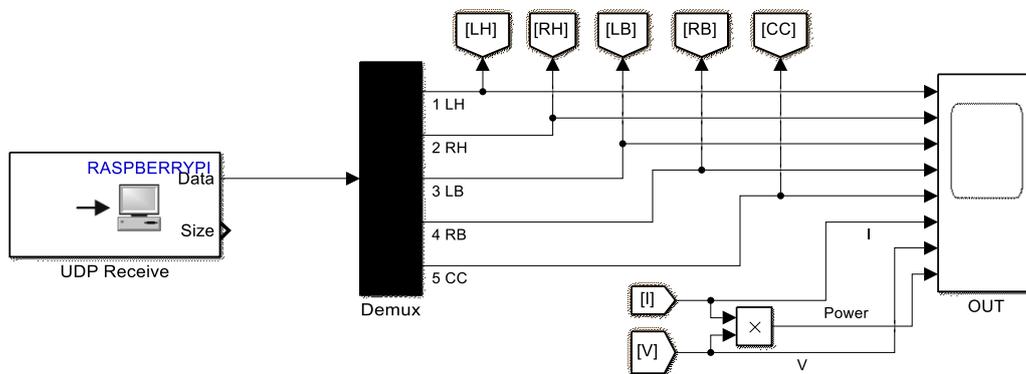


Figura 31 – Modello di conversione del vettore ricevuto in segnali di switching

## Capitolo V – Simulazioni e risultati

Nelle simulazioni discuteremo il flusso del segnale dalla sorgente fino al carico, con l'analisi degli effetti dell'ADC Sigma-Delta, della quantizzazione, del fattore di scaling; in seguito, verrà mostrato un esempio di applicazione del sistema nell'alimentare un motore elettrico AC; infine, sarà determinata la THD prodotta dall'inverter.

### 1 Flusso del segnale

#### 1.1 Effetti della conversione Sigma-Delta

Fissati i coefficienti del convertitore come nel paragrafo 3.1, resta un parametro del convertitore in grado di influenzare la tensione sul carico: il fattore di scaling  $k$ .

##### 1.1.1 Effetti del fattore di scaling e della quantizzazione

Il fattore di scaling viene introdotto per conferire maggior stabilità al filtro digitale del convertitore senza pregiudicarne le performance; esso sostanzialmente incrementa il range dell'ampiezza dei segnali di ingresso, altrimenti ridotto per non causare l'instabilità del filtro. [6]

Tramite simulazione in ambiente Simulink, sono stati osservati i comportamenti del sistema per diversi valori di  $k$ . Il segnale d'ingresso di prova è una sinusoide dall'ampiezza unitaria alla frequenza di 50 Hz:

- $k = 6.7$

A partire da tale valore a scendere, il filtro va in condizione di instabilità, come mostra l'uscita dal filtro nella figura seguente:

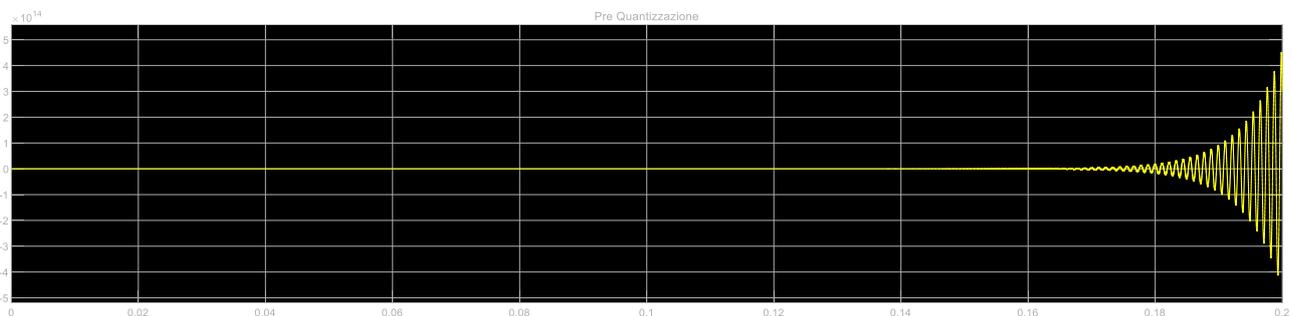


Figura 32 – Uscita instabile del Sigma-Delta per  $k=6.7$

All'uscita dal quantizzatore, dopo un transitorio, si riscontra un segnale oscillante tra -1 e 1, causato dal taglio dei valori oltre la soglia fissata, che dunque in sua assenza divergono:

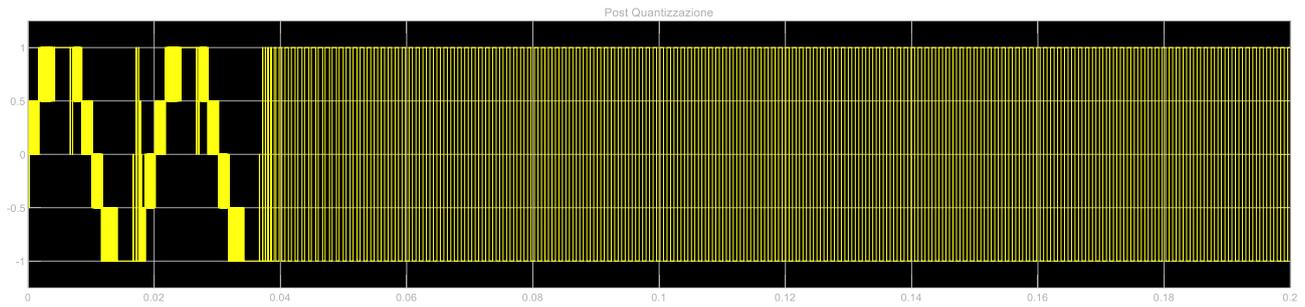


Figura 33 – Uscita del segnale instabile dopo la quantizzazione

Sul carico si riscontra un andamento del tutto non voluto, conseguenza dell'instabilità del filtro:

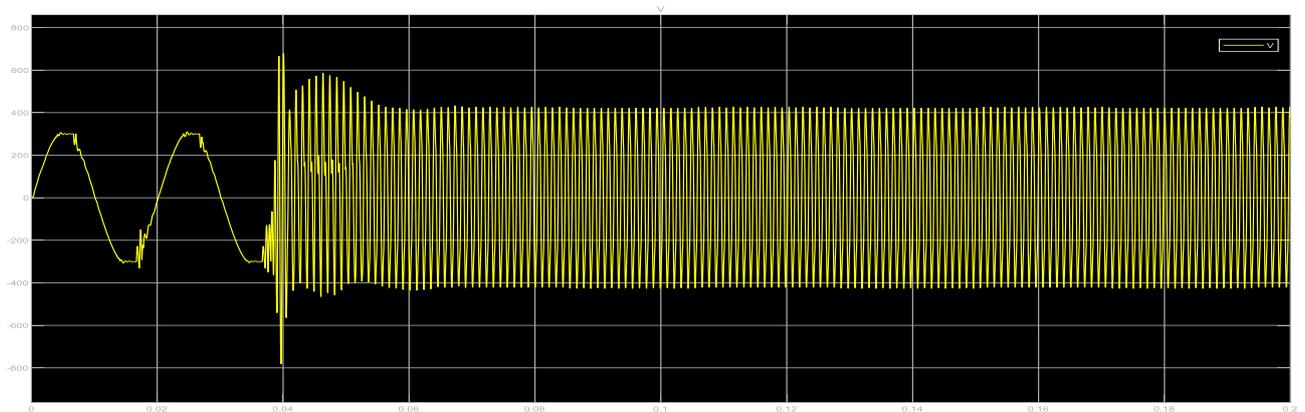


Figura 34 – Andamento della tensione a seguito della instabilità

- $k = 6.8$

Con tale valore il filtro risulta stabile per l'ingresso fissato. Essendo però il parametro al limite dell'instabilità, si riscontra una forte distorsione del segnale, con picchi all'uscita dal Sigma-Delta in modulo oltre 1:

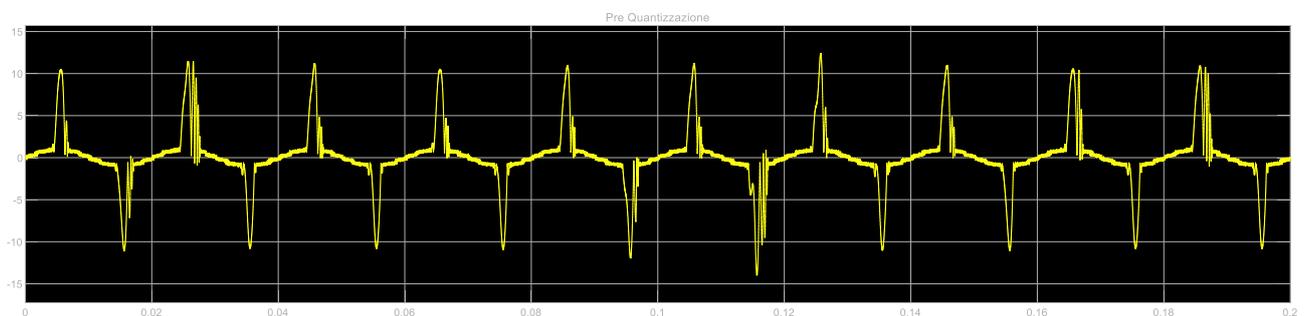


Figura 35 – Uscita da Sigma-Delta con  $k=6.8$

Qui il quantizzatore si limita a tagliare i picchi del segnale producendo un'uscita mostrata nella seguente figura:

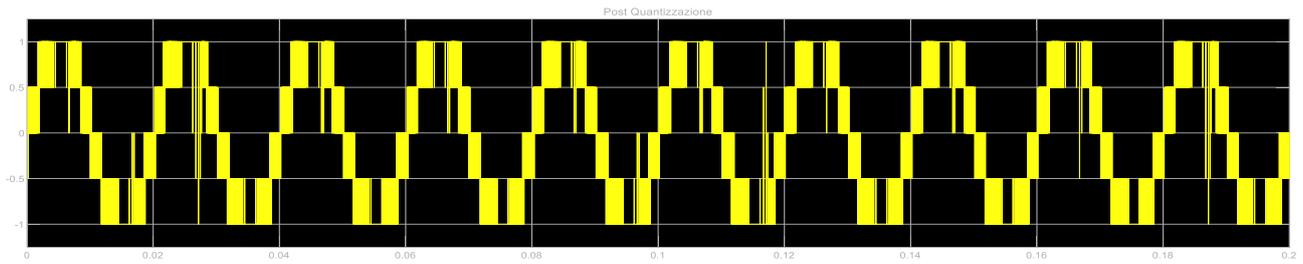


Figura 36

Si nota la distorsione in prossimità dei livelli -1 e 1, che subiscono gli effetti delle discontinuità introdotte dal taglio non lineare del segnale.

Questo determina un forte ripple sulla tensione del carico, come nella figura seguente:

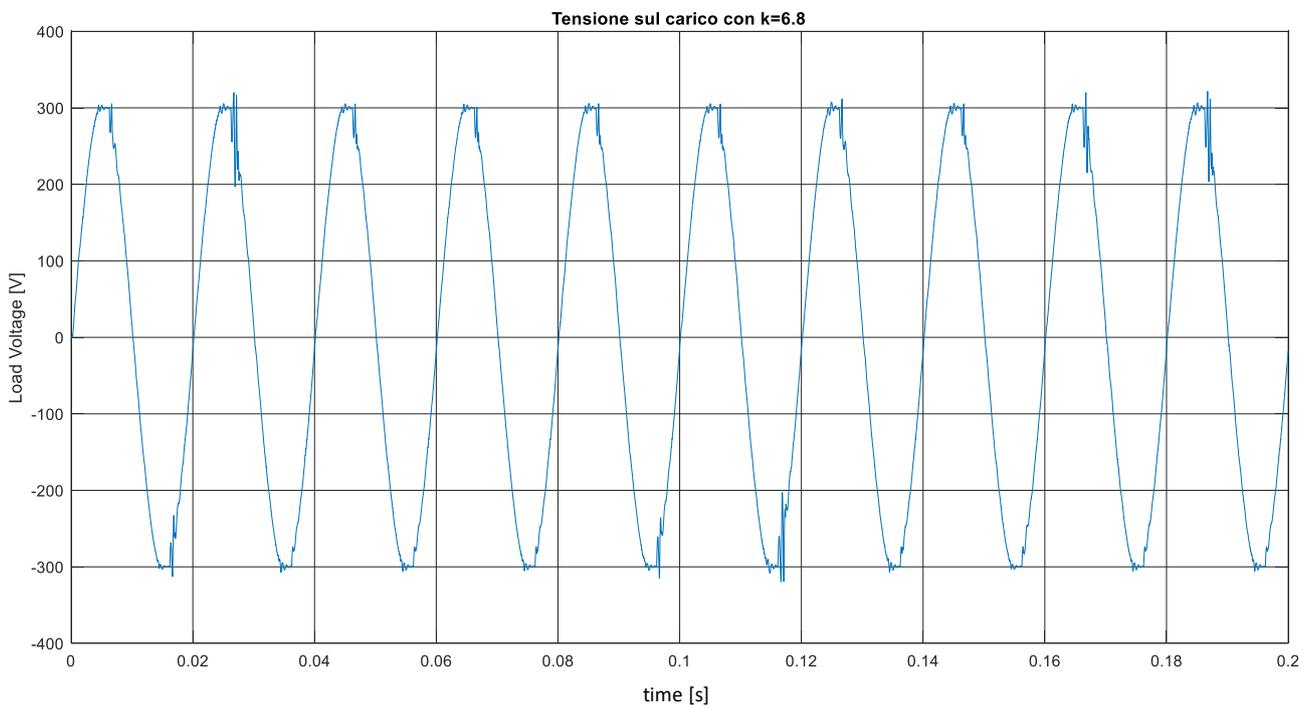


Figura 37 – Tensione sul carico con k=6.8

Più in dettaglio, gli effetti si concentrano sui picchi della sinusoide, in accordo con quanto visto in Figura 36:

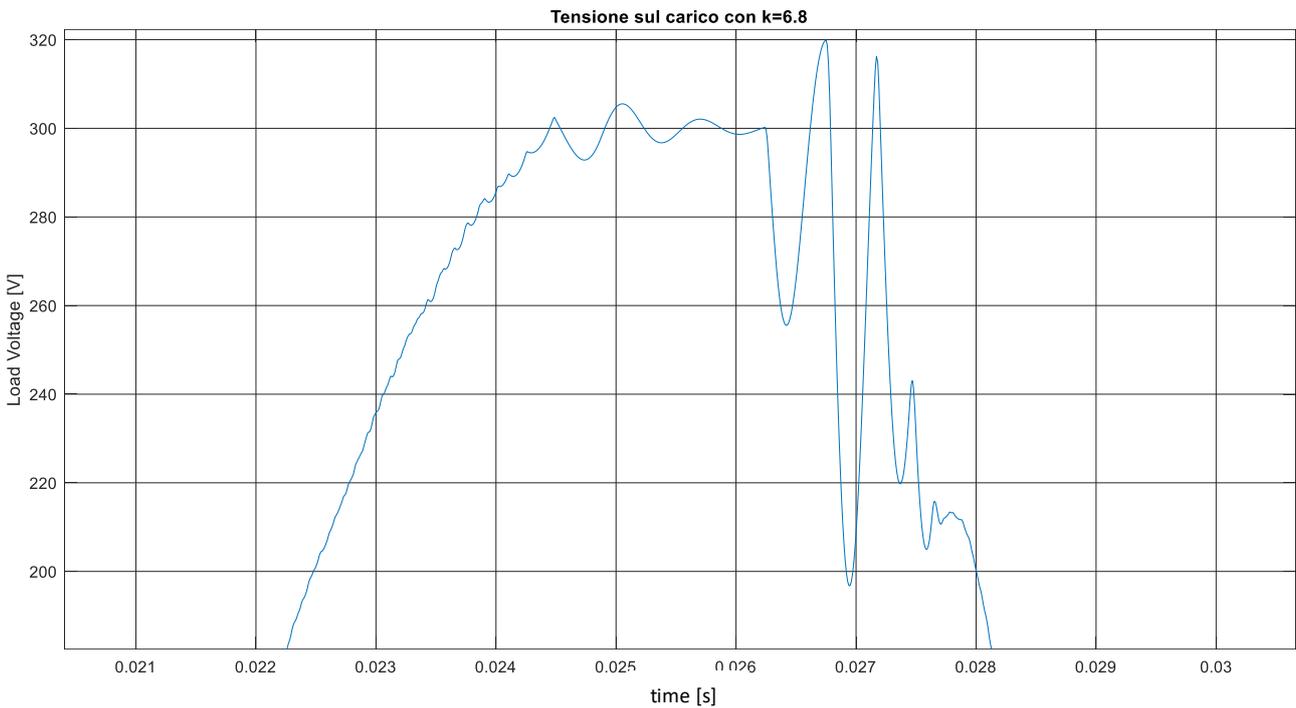


Figura 38 – Dettaglio sul ripple della tensione sul carico con  $k=6.8$

Nonostante l’inverter riesca a erogare la tensione nominale di 300 V, si presenta un ripple eccessivo.

Si può pensare dunque di migliorare la forma d’onda sul carico aumentando il fattore  $k$ . Vediamo gli effetti.

- $k = 6.9, 7, 7.1$

Il convertitore eroga un segnale che supera in modulo l’unità raramente (Figura 39), perciò il quantizzatore non introduce una rilevante distorsione (Figura 40):

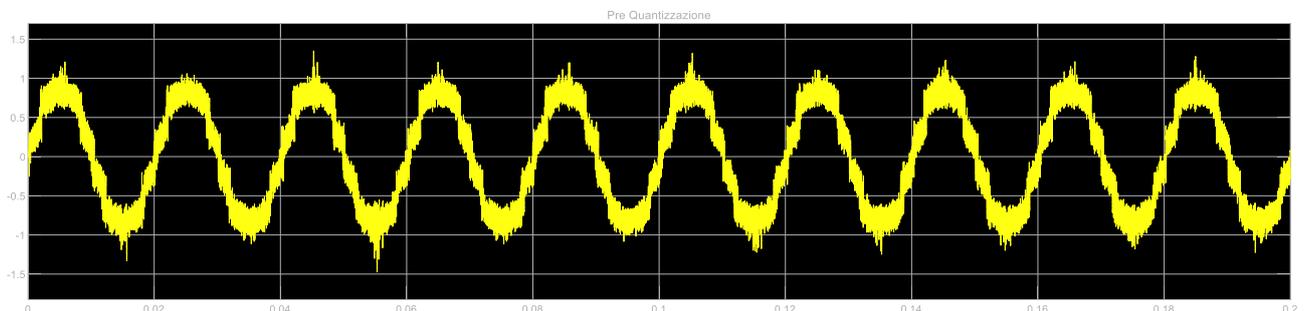


Figura 39 – Uscita dal Convertitore con  $k=7.1$

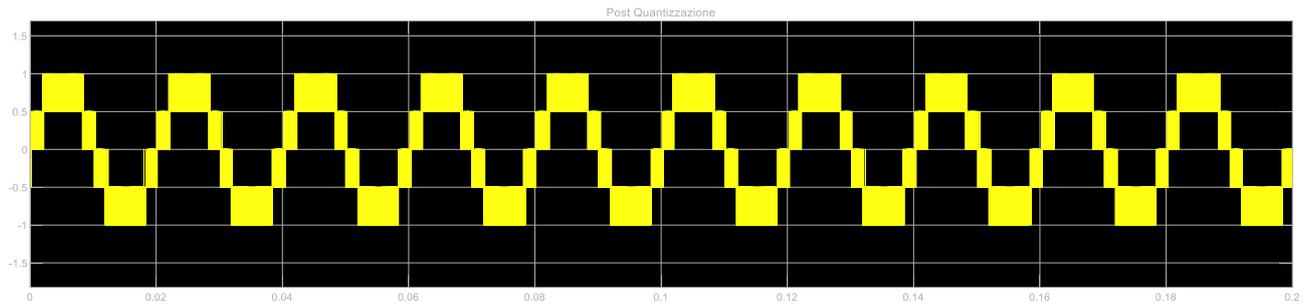


Figura 40 – Uscita dal quantizzatore con  $k=7.1$

È stata eseguita una comparazione circa gli effetti della riduzione del fattore di scaling sulla tensione sul carico, con i seguenti risultati:

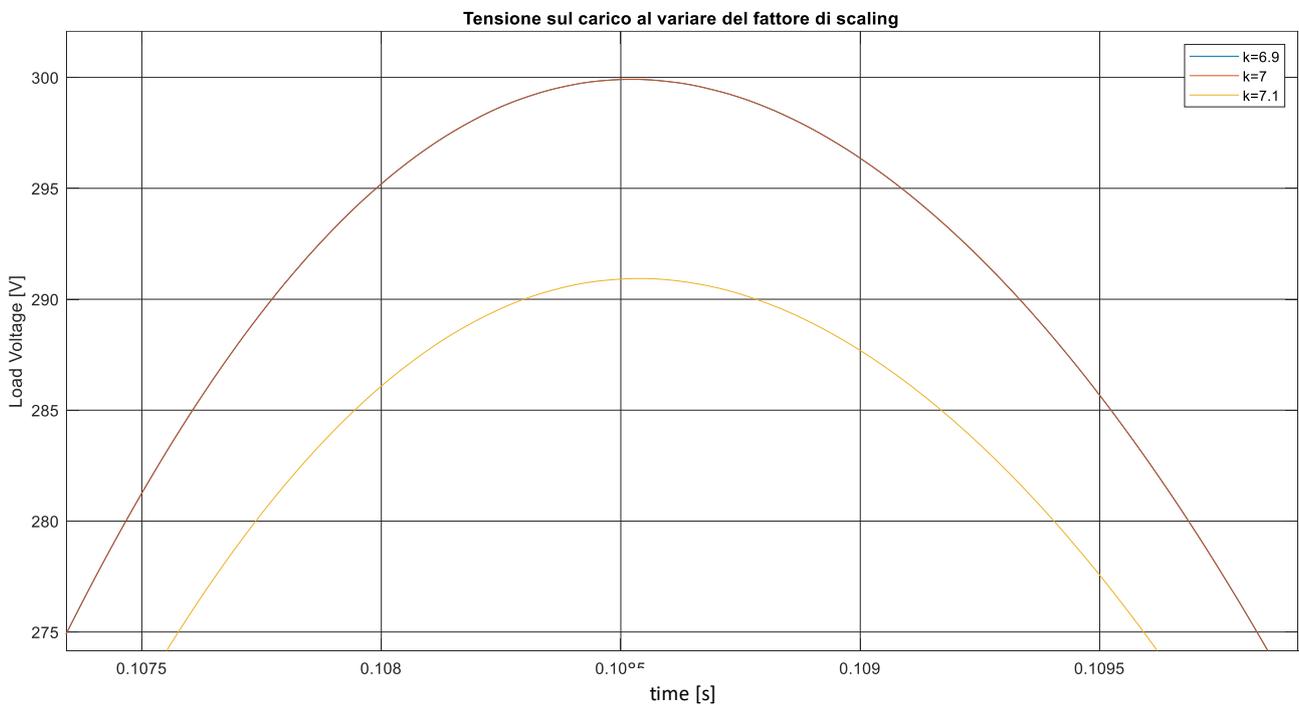


Figura 41 - Tensione sul carico con vari  $k$ , dettaglio sui picchi

I risultati mostrano che all'aumentare di  $k$  la tensione massima erogata diminuisce: infatti, per  $k = 7.1$  la tensione massima è di circa 292 V, mentre le forma d'onda per  $k = 6.9$  e  $k = 7$  (qui indistinguibili) raggiungono la tensione nominale  $V_{DC}$  di 300 V.

## 1.2 Segnali di controllo sugli interruttori

Il vettore di controllo, dopo il demultiplexing, viene applicato ai MOSFET. In basso viene mostrata una sequenza di controllo, con la sorgente a monte in basso a destra (segnale “S”):

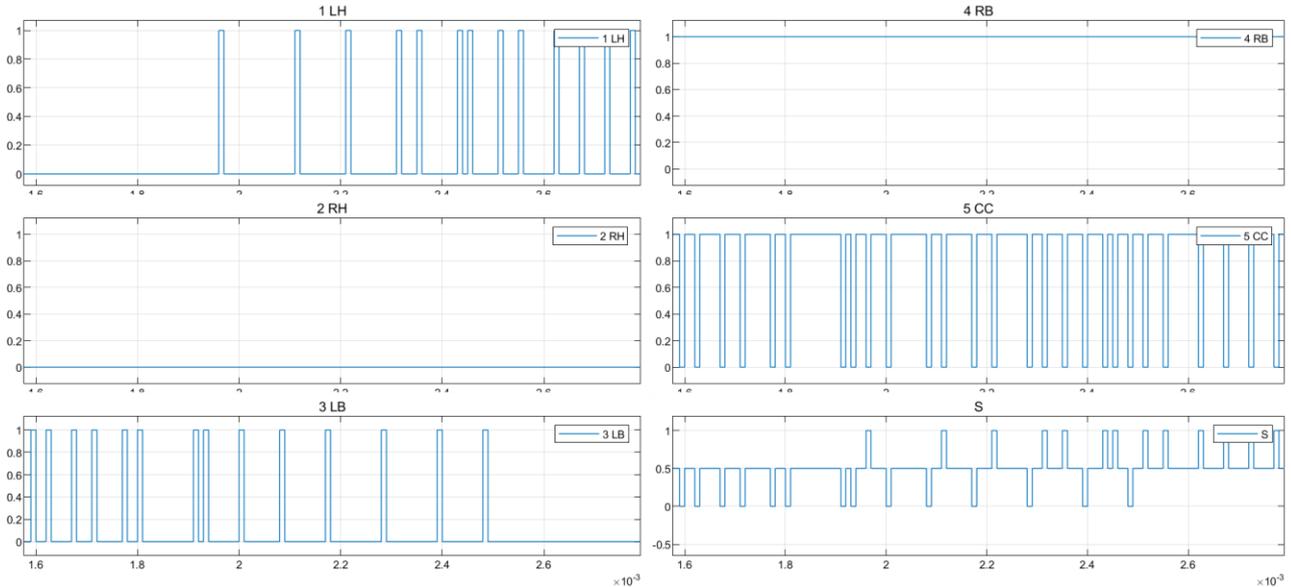


Figura 42 – Segnali di controllo sugli interruttori

Confrontando istante per istante, si verifica che a ogni valore della sorgente, corrisponde la coerente combinazione degli stati analizzati nel paragrafo 2.1.

Dalla figura successiva si può dedurre una proprietà elettrica interessante, riguardante la potenza consumata dai transistor: considerando che essa è proporzionale alla frequenza con cui un interruttore commuta, si può notare come i vari transistor dissipano potenze diverse; CC è quello che commuta maggiormente, considerando che all'interno di un periodo esso conduce due volte ( $-V_{DC}/2$  e  $+V_{DC}/2$ ), di conseguenza apporta il consumo di potenza più elevato tra i vari interruttori; a seguire LB, LH e la coppia RB e RH, che necessitano di una minore frequenza di commutazione.

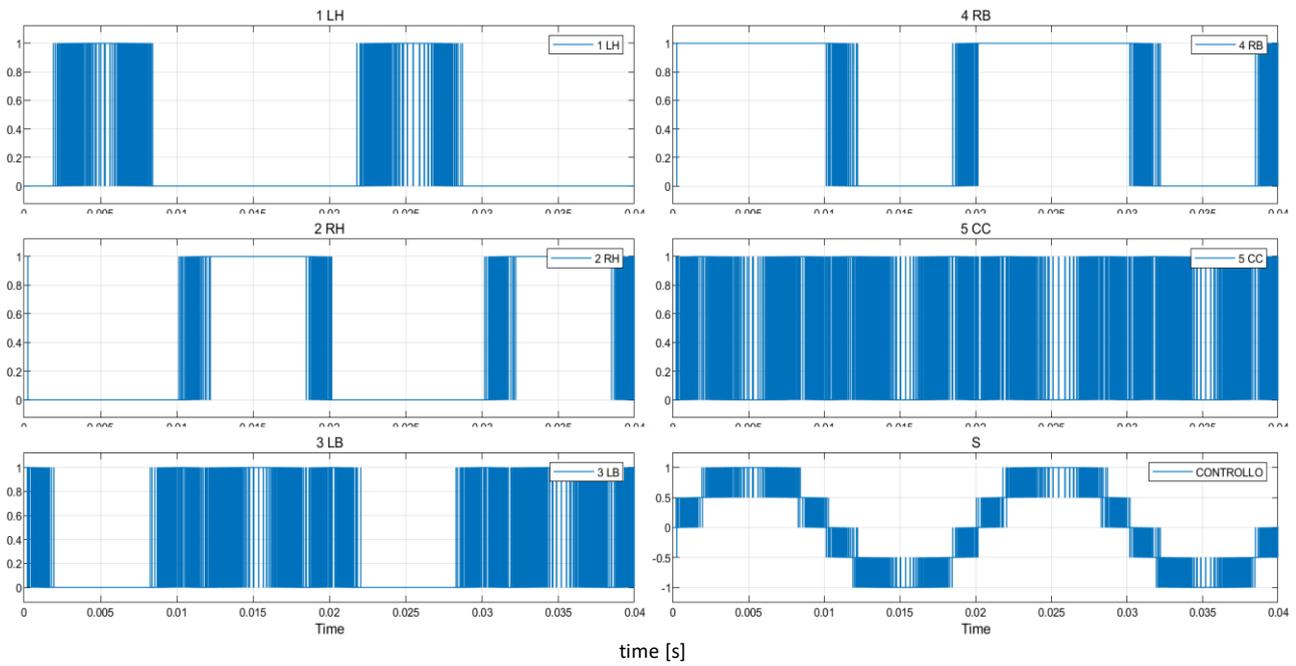


Figura 43 – Commutazioni dei transistor

### 1.2.1 Correnti sui transistor

Interessante notare le correnti che scorrono nel circuito quando avviene la commutazione tra  $-V_{DC}$  e  $-V_{DC}/2$ : un transistor (nell'esempio sottostante RH) è acceso per tutto l'intervallo di tempo (in figura  $0.17 \div 0.18$  s).

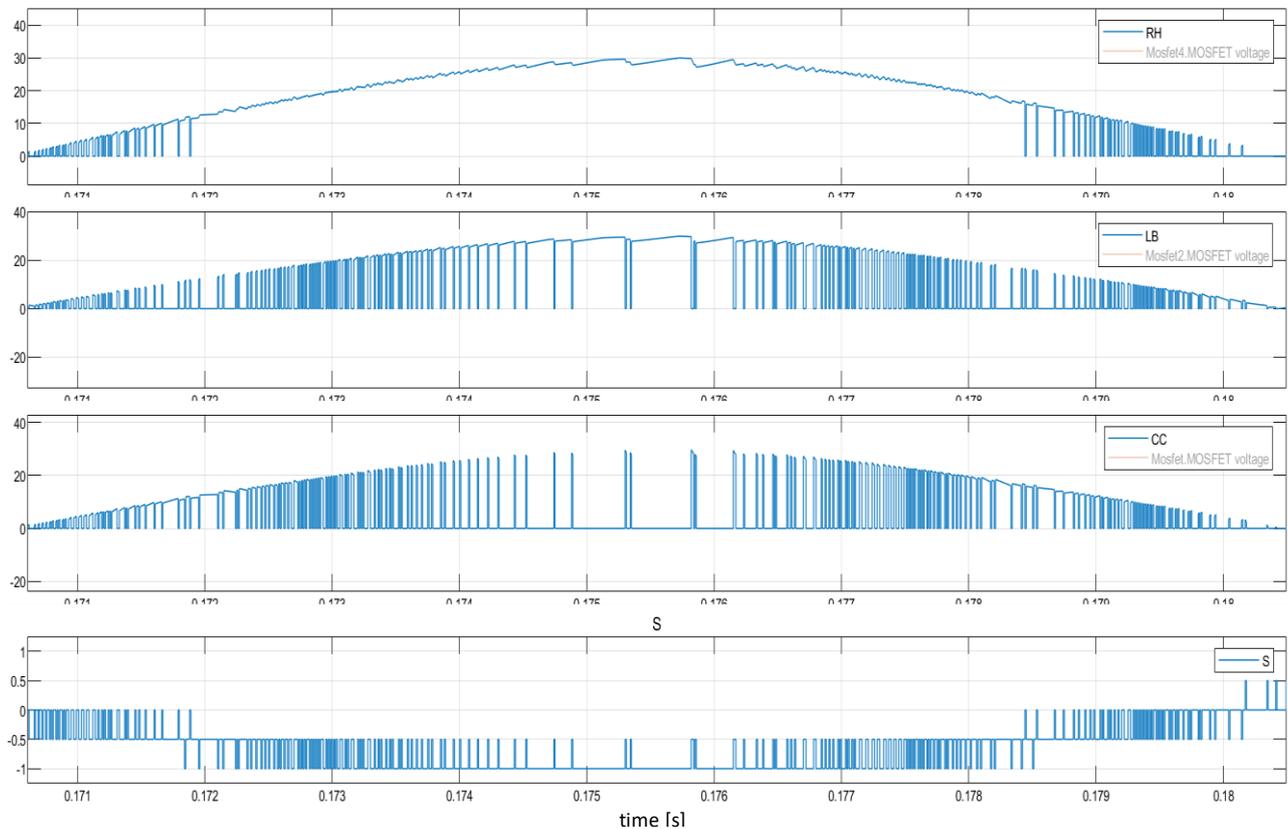


Figura 44 – Dettaglio sulle correnti dei transistor

Dovendo portare una tensione negativa sul carico, occorre che sul terminale destro ci sia  $+V_{DC}$ , dunque è necessario che il transistor RH sia acceso; la corrente che vi scorre però non è costante, infatti quando il segnale di controllo è a  $-1/2$  sul carico vi è una tensione di  $-150$  V e la corrente attraverso RH scorre poi su CC, mentre quando il segnale di controllo vale  $-1$  sul carico vi sono  $-300$  V e una corrente più alta della precedente scorre su LB. I picchi in ogni caso si attestano sui  $30$  A, in accordo con un carico di  $10 \Omega$ .

### 1.3 Grandezze elettriche sul carico

Nella figura successiva si mostrano le grandezze elettriche sul carico con i rispettivi picchi.

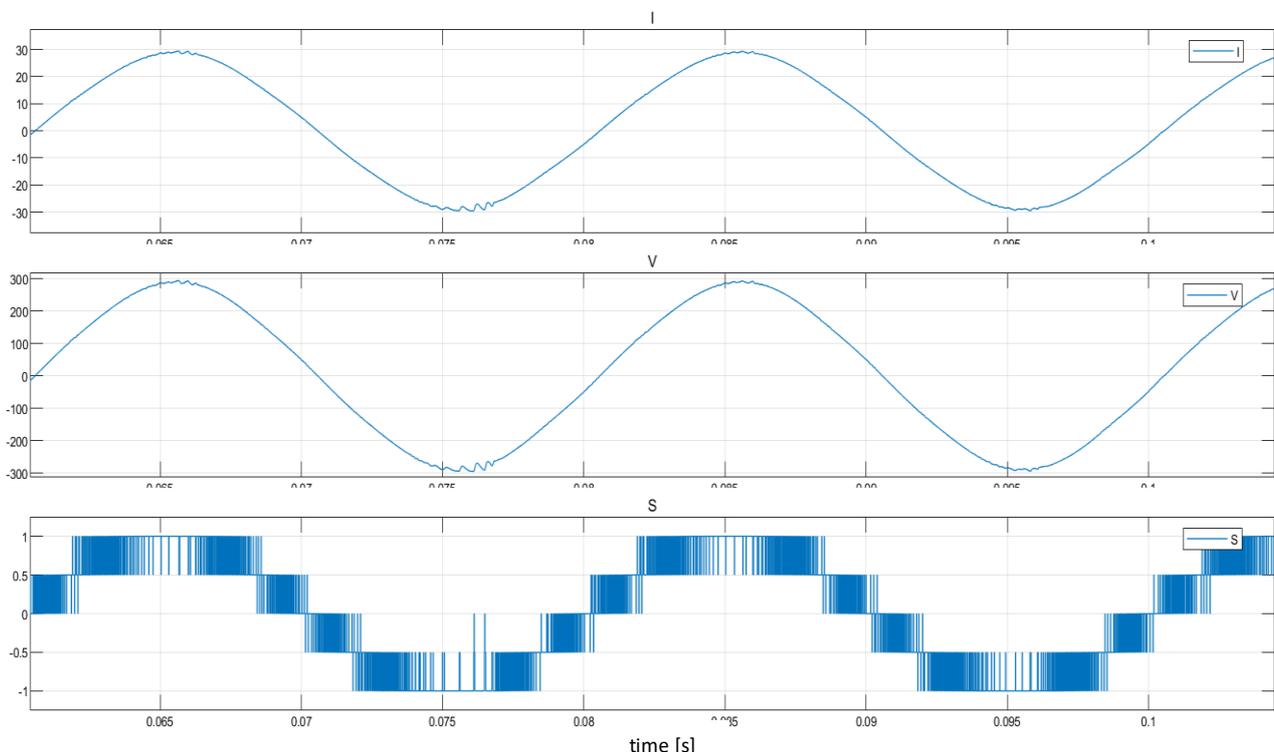


Figura 45

Sul carico la tensione presenta picchi che si attestano sui  $295$  V, risultanti dalla perdita di circa  $5$  V sui due damper del filtro differenziale; la corrente di punta risulta essere  $29.5$  A.

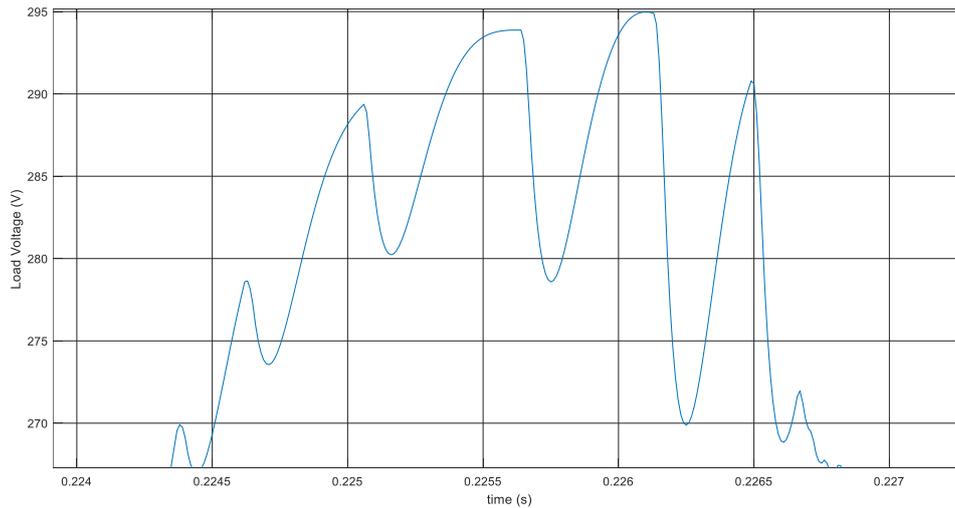


Figura 46 – Ripple di tensione sul carico

È possibile calcolare l'efficienza del filtro differenziale: la potenza attiva sul carico è calcolabile come:

$$P_a = \frac{1}{2} V_{picco} I_{picco} = \frac{1}{2} 295 \cdot 29.5 = 4351.3 \text{ W}$$

La potenza che l'alimentazione fornisce è:

$$P_{alim} = \frac{1}{2} V_{DC} I_{picco} = \frac{1}{2} 300 \cdot 29.5 = 4425 \text{ W}$$

Pertanto la efficienza vale:

$$\eta = \frac{P_a}{P_{alim}} = 0.983 = 98.3 \%$$

## 2 Altri carichi

### 2.1 Motore Asincrono monofase con carico

Ora si dimostra che il sistema è in grado di pilotare efficacemente un motore elettrico come carico.

Per testare il comportamento del sistema in relazione all'alimentazione di un motore elettrico (in figura seguente)

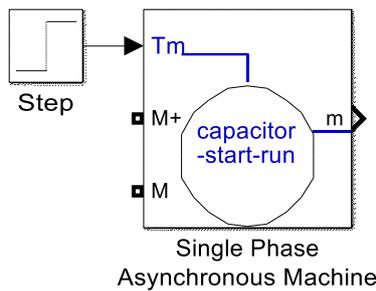


Figura 47 – Motore Asincrono Monofase

è stato scelto un Motore Asincrono Monofase con condensatore di start e run (avviamento e corsa) , segnale step come momento meccanico esterno di avviamento, con i seguenti parametri:

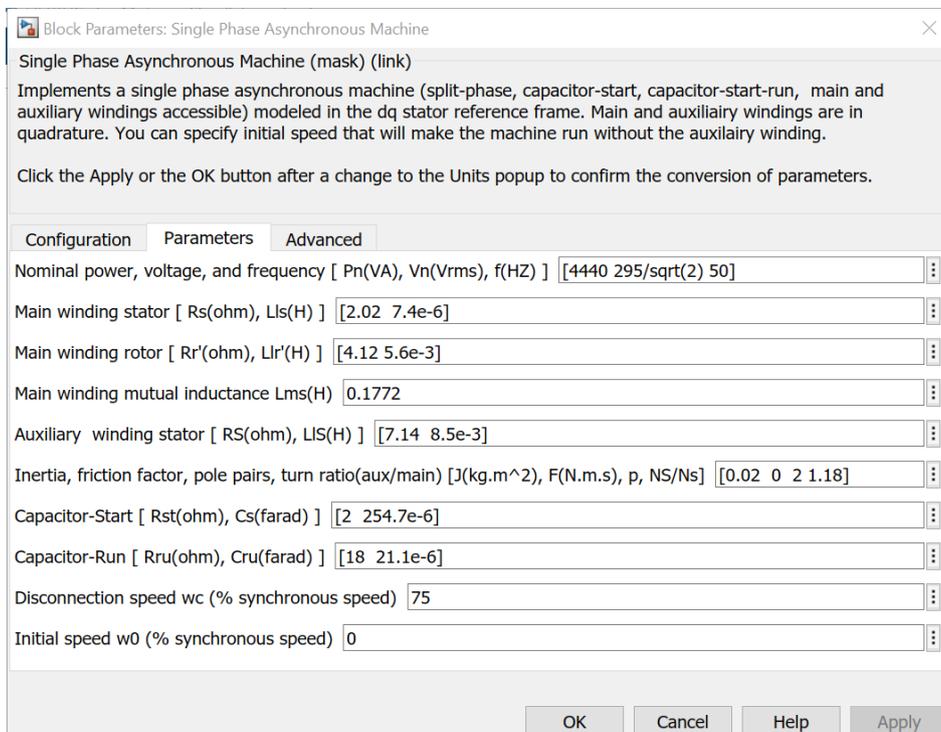


Figura 48 – Parametri del motore

In particolare, tra le varie grandezze, vi sono:

- frequenza di lavoro: 50 Hz
- potenza apparente nominale: 4.44 kVA
- coppie polari  $p = 2$
- carico meccanico complessivo (momento d'inerzia motore + carico):  $0.02 \text{ kg}\cdot\text{m}^2$

Con la frequenza di lavoro e il numero di coppie polari, la velocità di sincronismo  $n_s$  è pari a 1500 rpm, calcolata come:

$$\omega_s = \frac{\omega}{p} = \frac{2\pi 50}{2} = 2\pi 25 \text{ rad/s}$$

$$n_s = \omega_s \frac{2\pi}{60} = 1500 \text{ rpm}$$

dove  $\omega_s$  è la pulsazione di sincronismo e  $\omega$  è la pulsazione di rete.

- *Simulazioni*

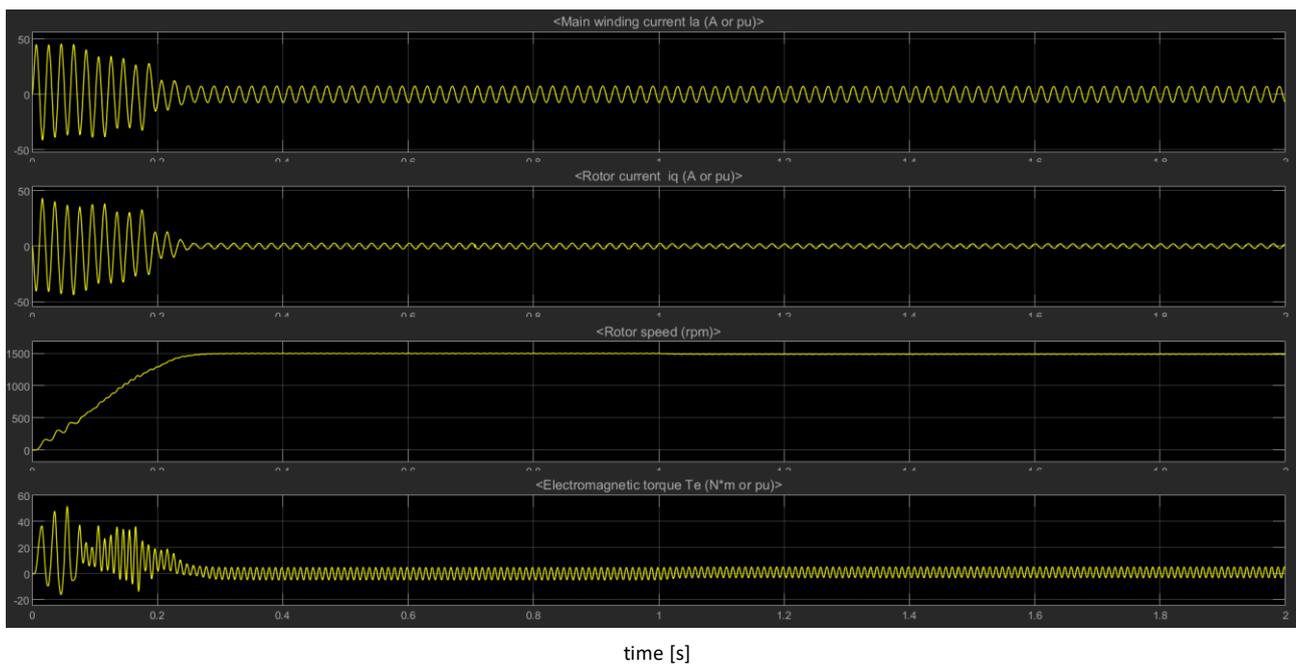


Figura 49 – Transitorio e regime motore (2 sec)

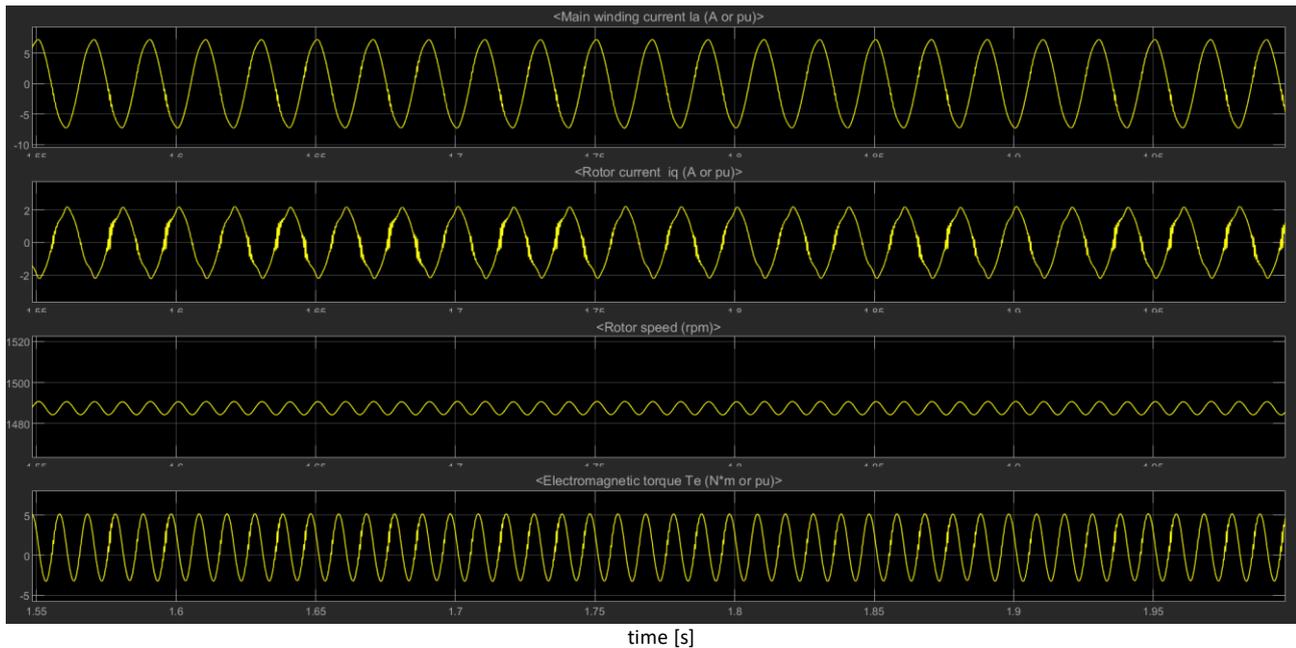


Figura 50- Valori a regime

Il transitorio del motore è caratterizzato da un'ampia corrente di spunto ( $\approx 44$  A di picco, circa 9 volte quella a regime), conseguenza dell'apporto della capacità di avviamento e dell'avvolgimento secondario dello statore.

Quando la velocità di rotazione meccanica del rotore raggiunge il 75% del valore a regime, secondo quanto stabilito sulla targa nella Figura 48, il supporto d'avvio della capacità ausiliaria cessa e conseguentemente calano anche le correnti di statore e rotore, sinusoidali con picchi rispettivamente di 5.9 A e 2.8 A.

La rotazione meccanica a regime  $n_m$  è pari a 1488 rpm, da cui si può ricavare un parametro descrittivo delle prestazioni del motore, ovvero lo *scorrimento* o *slip*  $s$ :

$$s = 1 - \frac{n_m}{n_s} = 1 - \frac{1488}{1500} = 0.008 = 0.8\%$$

È possibile calcolare anche l'efficienza del motore:

$$\eta = 1 - s = 0.992 = 99.2\%$$

Considerando dunque la corrente di picco di rotore  $I_r$  e la resistenza di rotore  $R_r$  presente nella targa, è possibile calcolare la potenza meccanica  $P_m$  erogata sul carico meccanico:

$$P_m = (1 - s)P_s = \frac{1 - s}{s} P_r = \frac{1 - s}{2s} R_r |I_r|^2 = 3470.6 \text{ W}$$

Da cui si ricava la potenza elettrica sullo statore:

$$P_s = \frac{P_m}{1 - s} = 3498.6 \text{ W}$$

La potenza di statore coincide con la potenza attiva fornita al motore, dunque è possibile calcolare il  $\cos(\varphi)$ , nota la potenza apparente nominale  $P_n$ :

$$\cos(\varphi) = \frac{P_s}{P_n} = \frac{3498.6 \text{ W}}{4440 \text{ VA}} \cong 0.79$$

### 3 THD

Per il calcolo della *distorsione armonica totale* (THD) della corrente sul carico, l'ingresso di prova scelto è una sinusoide di ampiezza unitaria.

#### 3.1 Limiti ammessi

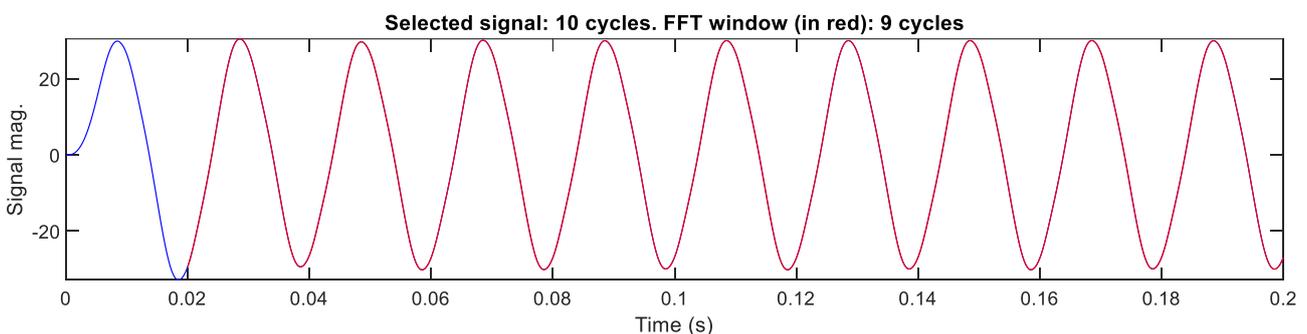
La norma **IEEE 519-2014** stabilisce i limiti della THD per la corrente nei sistemi di generazione con tensione da 120 V a 69 kV; sia "h" un'armonica del segnale, allora deve valere:

- $03 \leq h < 11$ : 4.0% della fondamentale
- $11 \leq h < 17$ : 2.0% della fondamentale
- $17 \leq h < 23$ : 1.5% della fondamentale
- $23 \leq h < 35$ : 0.6% della fondamentale
- $35 \leq h \leq 50$ : 0.3% della fondamentale
- Le armoniche pari sono limitate al 25% dei limiti di quelle dispari

#### 3.2 THD rilevata (50 Hz)

La *distorsione armonica totale* generata dall'inverter è stata misurata tramite il Tool *FFT Analysis* di Simulink®; i parametri delle seguenti simulazioni sono:

- Frequenza = 50 Hz
- 9 periodi della sinusoide in uscita (il primo trascurato)
- Scaling k = 7.1



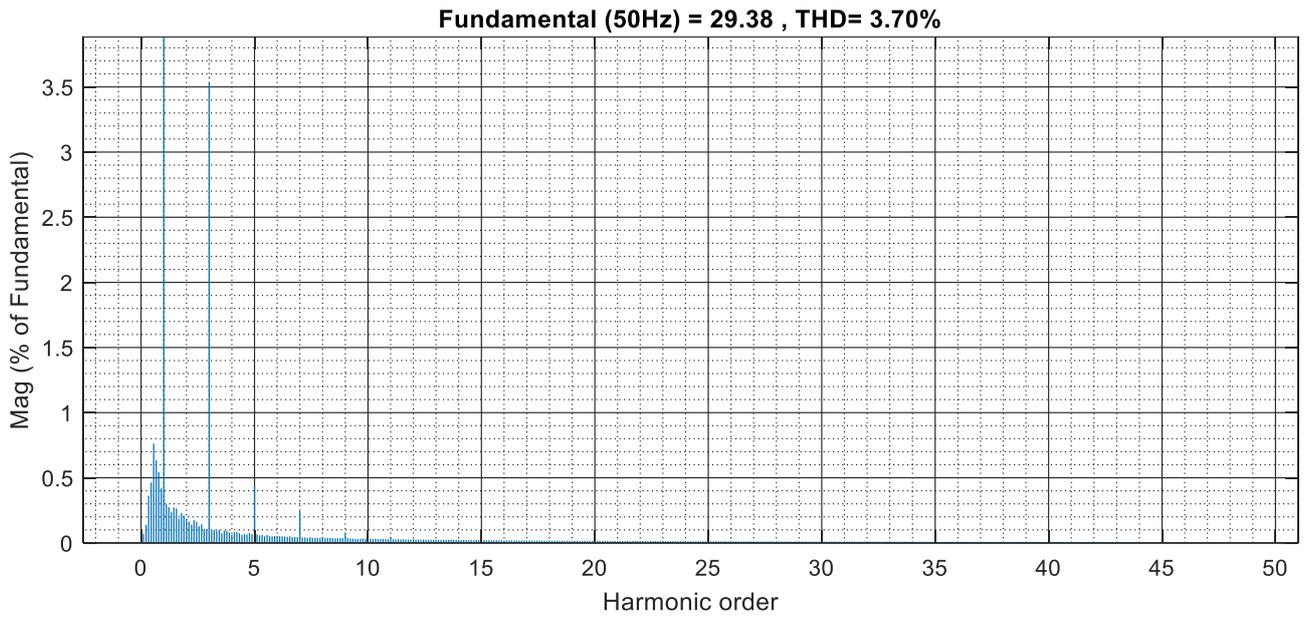


Figura 51

Dai dati si evince che tutte le armoniche rispettano la norma.

## CONCLUSIONI

Una implementazione hardware su Raspberry Pi di un ADC Sigma-Delta pilotante un inverter DC-AC a 5 livelli, con progettazione del filtro sul carico, è stata presentata e simulata.

Dalle simulazioni è stato mostrato l'impatto dei parametri di scaling, della resistenza di damper e dell'ampiezza del segnale d'ingresso sulle varie parti del sistema e la THD della corrente sul carico. Il sistema risultante presenta una alta efficienza elettrica e una distorsione del segnale molto contenuta.

## BIBLIOGRAFIA

- [1] <https://ni.scene7.com/is/image/ni/lpkpzwzi1608811020207006602?scl=1>
- [2] Assignment on Sigma-Delta Modulation - Scientific Figure on ResearchGate. Available from: [https://www.researchgate.net/figure/Delta-sigma-modulator-internal-block-diagram\\_fig2\\_323355380](https://www.researchgate.net/figure/Delta-sigma-modulator-internal-block-diagram_fig2_323355380)
- [3] <https://www.electronicdesign.com/technologies/analog/article/21798185/understanding-deltasigma-modulators>
- [4] <https://i.stack.imgur.com/JeoNG.jpg>
- [5] D. A. Johns and D. M. Lewis, "Design and analysis of delta-sigma based IIR filters," in IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing, vol. 40, no. 4, pp. 233-240, April 1993, doi: 10.1109/82.224314.
- [6] R. Naiknaware and T. Fiez, "Architectural coefficient synthesis for the implementation of optimal higher-order  $\Delta\Sigma$  analog-to-digital converters," ISCAS '98. Proceedings of the 1998 IEEE International Symposium on Circuits and Systems (Cat. No.98CH36187), Monterey, CA, 1998, pp. 591-595 vol.1, doi: 10.1109/ISCAS.1998.704582.
- [7] G. Ceglia, V. Guzman, C. Sanchez, F. Ibanez, J. Walter and M. I. Gimenez, "A New Simplified Multilevel Inverter Topology for DC-AC Conversion," in IEEE Transactions on Power Electronics, vol. 21, no. 5, pp. 1311-1319, Sept. 2006, doi: 10.1109/TPEL.2006.880303.
- [8] <https://fortronic.it/i-convertitori-multilivello-topologie-principi-vantaggi-e-applicazioni>
- [9] <https://www.doityourself.com/stry/3-types-of-solar-inverters-explained>
- [10] Du, Ruoyang; Robertson, Paul (2017). "Cost Effective Grid-Connected Inverter for a Micro Combined Heat and Power System" (PDF). IEEE Transactions on Industrial Electronics. 64 (7): 5360–5367. doi:10.1109/TIE.2017.2677340. ISSN 0278-0046.
- [11] Microcontroller based sinusoidal PWM inverter for photovoltaic application - Scientific Figure on ResearchGate. Available from: <https://www.researchgate.net/figure/Single-phase-full-bridge-inverter-circuit-5>
- [12] S. Orcioni, G. Biagetti, P. Crippa, and L. Falaschetti, 2019. "A Driving Technique for AC-AC Direct Matrix Converters Based on Sigma-Delta Modulation," Energies, MDPI, Open Access Journal, vol. 12(6), pages 1-18, March.
- [13] Joshua D. Reiss, "UNDERSTANDING SIGMA-DELTA MODULATION: The Solved and Unsolved Issues", J. Audio Eng. Soc., Vol. 56, No. 1/2, 2008 January/February.
- [14] [https://www.globalwomennet.org/wp-content/uploads/2020/06/GSR2020\\_Full\\_Report\\_with\\_Endnotes.pdf](https://www.globalwomennet.org/wp-content/uploads/2020/06/GSR2020_Full_Report_with_Endnotes.pdf)
- [15] Abhisek Karki, Sudip Phuyal, Daniel Tuladhar, Subarna Basnet e Bim Prasad Shrestha, 2020. "Status of Pure Electric Vehicle Power Train Technology and Future Prospects" Applied system innovation, MDPI, Open Access Journal.
- [16] Roel, D.D., Kumar, M. Design and implementation of higher order sigma delta modulator circuits using FPAA. Analog Integr Circ Sig Process 104, 169–182 (2020). <https://doi.org/10.1007/s10470-020-01667-0>